

# PATENT ABSTRACTS OF JAPAN

(11)Publication number : 07-043736

(43)Date of publication of application : 14.02.1995

(51)Int.Cl. G02F 1/1345  
G09F 9/30  
G09F 9/30  
G09G 3/36

(21)Application number : 05-186459

(71)Applicant : SHARP CORP

(22)Date of filing : 28.07.1993

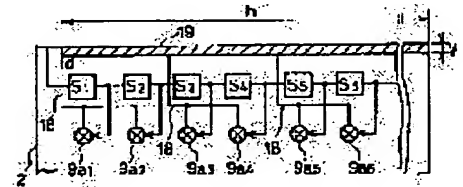
(72)Inventor : YONEDA YUTAKA  
KATO KENICHI

## (54) PICTURE DISPLAY DEVICE

### (57)Abstract:

PURPOSE: To make a video signal line low impedance and to improve a display characteristic.

CONSTITUTION: In a picture display device in which a scanning driver section is formed on a substrate 2 with plural TFTs, video signal lines connected to sampling switches 9a of a sampling circuit are divided into plural numbers and formed as divided video signal line 18..., and one end part of each divided video signal line 18... is connected to a connecting pad 19 for a divided line.



## LEGAL STATUS

[Date of request for examination] 14.03.2000

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number] 3251391

[Date of registration] 16.11.2001

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

**\*\* NOTICES \***

JPO and NCIP are not responsible for any damages caused by the use of this translation.

- 1.This document has been translated by computer. So the translation may not reflect the original precisely.
- 2.\*\*\* shows the word which can not be translated.
- 3.In the drawings, any words are not translated.

---

**CLAIMS**

---

[Claim(s)]

[Claim 1] The image display device with which the signal line which the circuit section containing an active element inputs into the above-mentioned circuit section in the image display device currently formed on the same substrate as a pixel driver element, or a power-source line is divided into plurality, and the these-divided signal line or a power-source line is characterized by connecting with the terminal for connection with the external circuit substrate formed on the substrate, respectively.

[Claim 2] The above-mentioned terminal for connection to which the divided signal line or a power-source line is connected is the image display device of the claim 1 above-mentioned publication characterized by forming more greatly than the terminal width of face of the direction which intersects perpendicularly with a substrate edge the terminal width of face of a direction parallel to a substrate edge.

[Claim 3] The image display device of the claim 2 above-mentioned publication characterized by for the above-mentioned terminal for connection accomplishing a layer in the direction of the inside, and arranging it from the periphery of a substrate.

[Claim 4] Above-mentioned claims 1 and 2 to which dispersion in the difference of the impedance from the above-mentioned terminal for connection in the signal line by which division was carried out [ above-mentioned ], or a power-source line to each input section of the circuit section is characterized by being smaller than \*\*3.1%, or an image display device given in three.

[Claim 5] The image display device of the claim 4 above-mentioned publication characterized by for the line breadth of the signal line by which division was carried out [ above-mentioned ] in order to suppress dispersion in the difference of an impedance in the above-mentioned range, or a power-source line differing, and forming it for every input section.

[Claim 6] The image display device of the claim 4 above-mentioned publication characterized by being formed so that dispersion in the difference of the line length of the signal line by which division was carried out [ above-mentioned ] in order to suppress dispersion in the difference of an impedance in the above-mentioned range, or a power-source line may become smaller than \*\*3.1%.

---

[Translation done.]

**\* NOTICES \***

JPO and NCIP are not responsible for any damages caused by the use of this translation.

- 1.This document has been translated by computer. So the translation may not reflect the original precisely.
- 2.\*\*\* shows the word which can not be translated.
- 3.In the drawings, any words are not translated.

## DETAILED DESCRIPTION

### [Detailed Description of the Invention]

[0001]

[Industrial Application] This invention relates to the image display device with which the circuit section which contains an active element in a detail more was formed on the same substrate as a pixel driver element about the image display device represented by the liquid crystal display.

[0002]

[Description of the Prior Art] A scan signal line and a data signal line cross, the liquid crystal display of a active-matrix mold is formed in the front face of the substrate which constitutes a liquid crystal panel (LCD), and the pixel of a configuration of having fastened liquid crystal between the pixel electrode and the counterelectrode is formed near the intersection of each signal line. These pixels are allotted in the shape of a matrix, and form the pixel section. Each pixel is driven in the thin film transistor (TFT) which is the pixel driver element formed near the intersection of a scan signal line and a data signal line, and the amorphous silicon thin film transistor (a-SiTFT) is used as TFT in the conventional liquid crystal display.

[0003] two or more LSI (Large Scale IntegratedCircuit) connected to the terminal area by which supply of the signal to the scan signal line and data signal line which drives these [ TFT ] is formed in the substrate edge from -- it is made and the scan driver section and the data driver section consist of these LSI. LSI mounts LSI on for example, a TAB method, i.e., a tape carrier package, and is connected to a substrate by the method which connects a film and a substrate.

[0004] By the way, recently, the driver monolithic liquid crystal display which used the transistor which has electron mobility higher than above-mentioned a-SiTFT, for example, a polish recon thin film transistor, (p-SiTFT), and formed each above-mentioned driver section which mounted and constituted LSI by the TAB method at the former on the same substrate with the pixel section is developed. According to this, since TFT and each driver section are formed in the same substrate, the connection dependability of a scan signal line, a data signal line, and each driver section is high, and it is possible to obtain reliable equipment.

[0005] In the case of this driver monolithic method, the sampling signal generating circuit 50 which is a component circuit of a scan signal line or not only a data signal line but the data driver section like an a-SiTFT liquid crystal panel and which is shown in drawing 26 , and sampling circuit 51 grade will be formed in a substrate front face. Therefore, various wiring, such as the signal line 52 for supplying signals, such as a clock signal, and a shift register start signal (it only being hereafter written as a start signal), a video signal, to each [ these ] circuit and a power-source line which is not illustrated, will be formed inevitably. It is a shift register circuit and the sampling switch which S (S1 and S2 --) and 51a show among drawing, respectively.

[0006]

[Problem(s) to be Solved by the Invention] However, if Ta currently used for the conventional a-SiTFT liquid crystal panel as a wiring material and TaNx are used in the case of a driver monolithic method, wiring resistance became large, consequently image quality differed a right end and at the left end of the screen, and the problem of a display property falling has arisen.

[0007] This is produced in multiplication in the reason of two points shown below.

[0008] That is, it comes from a material property [ say / that the wiring resistance which Ta and the specific resistance  $\rho$  of TaNx are 25-30micro ohm-cm, and wired using this is wiring width of face of 100 micrometers, and 3000A of thickness, and one is set to 100 ohms per cm ].

[0009] Another is that each signal line 52, such as a start signal inputted into shift-register-circuit S-- and a video signal inputted into sampling switch 51a--, is unified, and every one connection pad 53 used for connection with an external circuit substrate is respectively assigned to each input signal, as shown

in drawing 27 . In addition, a substrate shows drawing by 55.

[0010] If a video signal line is mentioned as an example, and is more concretely explained as a signal line 52 and a video signal line will be drawn from the edge of the longitudinal direction of equipment to an edge in the case of the liquid crystal display of the 10 inches class of diagonal, a wire length will be set to about 20cm, and, as for wiring resistance of this signal line, k ohm and the 5 inches class of 2 diagonal will also serve as 1kohm. When the signal line of such high resistance is made to pass a video signal, as the increment in an impedance takes place and it is shown in drawing 28 , with the connection pad 53 which is a signal input edge, A→B→C and a band property will get worse as a signal line 52 is passed, and a signal with the band of A will also show a band property like D by the trailer of a signal line 52. And such a phenomenon turns into the phenomenon in which image quality differs greatly the above-mentioned left end and at the right end of [ above-mentioned ] a screen, it appears, and the fault that a uniform display cannot be performed is made invited.

[0011] Moreover, supposing such a phenomenon happens by the start signal line 52 inputted into each shift-register-circuit S of the above-mentioned sampling signal generating circuit 50 The 1st step of shift register circuit [ in / as shown in drawing 29 / the sampling signal generating circuit 50 ] S1 Then The wave of the signal shown by a is the n-th step of shift-register-circuit Sn. Then Shift-register-circuit Sm to which what should be the wave originally shown by b passed through the stage further to the wave of b' Then The phase of a signal shifts from the location of normal and it causes that the sampling signal itself does not occur depending on the case as what should be the wave originally shown by c becomes c'.

[0012] Furthermore, supply voltage falls, for example, when the power-source line of 2kohm is passed also as 1mA, the fall of the supply voltage of 2V will take place a power-source current, as the increment in such an impedance takes place also not only in the above-mentioned signal line 52 but in a power-source line, and is shown in \*\*\*\* and drawing 30 and the distance from a connection pad becomes far. The increment in the impedance by the fall of such supply voltage is caused including the irregular actuation of the non-actuation of each circuit, and signal level which stands in a row on these power-sources line, such as fluctuation, and makes the fall of a display property invite.

[0013] And it cannot be overemphasized that the above-mentioned problem will come to appear more notably along with the further enlargement of the screen size of a liquid crystal panel from now on.

[0014] In addition, as a means which prevents the increment in an impedance, as shown in drawing 31 , forming greatly the wiring width of face of signal-line 52' is also considered conventionally, and wiring resistance can be suppressed about to 1/10 by making 100-micrometer width of face one 10 times the 1mm width of face of this in this case. However, if it is necessary to make signal-line 52' still thicker and it is done so by this approach when reducing the impedance of signal-line 52' further, as shown in drawing 32 , usually If connection pad 53 -- is allotted to the periphery of a substrate 55 and connection with an external circuit substrate is made using this The field of the non-pixel section to the pixel section [ in / in connection with the increment in area / a display ] of connection pad 53 -- becomes large at a wiring list, and it will also have a fault, like the lap capacity of wiring increases depending on the case.

[0015]

[Means for Solving the Problem] in order that the image display device of this invention according to claim 1 may solve the above-mentioned technical problem , the signal line or the power source line by which the signal line which the circuit section containing an active element input into the above-mentioned circuit section in the image display device currently form on the same substrate as a pixel driver element , or the power source line be divided into plurality , and be these - divided be characterize by connect with the terminal for connection with the external circuit substrate formed on the substrate , respectively .

[0016] In order that the image display device of this invention according to claim 2 may solve the above-mentioned technical problem, in the image display device of above-mentioned claim 1, the above-

\*mentioned terminal for connection to which the divided signal line or a power-source line is connected is characterized by forming more greatly than the terminal width of face of the direction which intersects perpendicularly with a substrate edge the terminal width of face of a direction parallel to a substrate edge.

[0017] The image display device of this invention according to claim 3 is characterized by for the above-mentioned terminal for connection accomplishing a layer in the direction of the inside, and arranging it from the periphery of a substrate, in the image display device of above-mentioned claim 2, in order to solve the above-mentioned technical problem.

[0018] in order that the image display device of this invention according to claim 4 may solve the above-mentioned technical problem, in above-mentioned claims 1 and 2 or the image display device of 3, dispersion in the difference of the impedance from the above-mentioned terminal for connection in the signal line by which division be carried out [ above-mentioned ], or a power source line to each input section of the circuit section be characterize by be smaller than  $\pm 3.1\%$ .

[0019] In order to solve the above-mentioned technical problem , the image display device of this invention according to claim 5 is characterize by for the line breadth of the signal line by which division was carried out [ above-mentioned ] , or a power source line differ , and form it for every input section , in the image display device of above-mentioned claim 4 so that it may suppress dispersion in the difference of an impedance in the above-mentioned range .

[0020] In order to solve the above-mentioned technical problem, the image display device of this invention according to claim 6 is characterized by being formed so that dispersion in the difference of the line length of the signal line by which division was carried out [ above-mentioned ], or a power-source line may become smaller than  $\pm 3.1\%$  in the image display device of above-mentioned claim 4 so that it may suppress dispersion in the difference of an impedance in the above-mentioned range.

[0021]

[Function] Since the line length of a signal line or a power-source line becomes short and wiring resistance becomes low by the configuration of above-mentioned claim 1, the increment in an impedance is suppressed and low impedance-ization can be attained. that is , by divide and form the video signal line of the sampling circuit section , for example , the situation where the band property of the signal show with the terminal for connection of signal input one end come be mostly maintain also in a signal outgoing end side , consequently image quality differ a right end and at the left end of a screen be invite , but the uniform display of it be attain , and it can improve a display property . Moreover, by dividing and forming the start signal line inputted into the shift register circuit of the sampling signal generating circuit section, for example, gap of a sampling signal can be effectively suppressed now and a display property can be improved also by this.

[0022] By the configuration of above-mentioned claim 2, the above-mentioned terminal for connection to which the divided signal line or a power-source line is connected turns into a substrate edge and an oblong terminal for connection prolonged in parallel, and the touch area with an external circuit substrate is large. Therefore, without reducing connection dependability with an external circuit substrate, the configuration which divided the signal line or the power-source line into plurality also realizes the configuration of above-mentioned claim 1, makes it possible to attain low impedance-ization of a signal line or a power-source line, and can improve a display property effectively.

[0023] The signal line which could increase the number of partitions of a signal line or a power-source line, using effectively the area to which the substrate edge was restricted, and was divided also in that case by the configuration of above-mentioned claim 3, or a power-source line does not mix in confusion intricately. Consequently, the configuration of above-mentioned claim 1 is realized much more effectively, it makes it possible to attain low impedance-ization of a signal line or a power-source line, and a display property can be improved.

[0024] According to the configuration of above-mentioned claim 4, dispersion in the difference of the impedance from the above-mentioned terminal for connection in the divided signal line or a power-

"source line to each input section of the circuit section for example, like a configuration according to claim 5 or 6 The line breadth of the divided signal line or a power-source line is changed for every input section, and is formed, Or since it is set up smaller than  $\pm 3.1\%$  by forming dispersion in the difference of line length so that it may become smaller than  $\pm 3.1\%$ , the situations, such as circuit non-actuation, are not caused with dispersion in the difference of an impedance, and improvement in much more display property is possible.

[0025] For example, when a video signal line is divided and formed, it is effective to suppress fluctuation of the signal level in a neighboring pixel or less to  $1/32$  to some extent as an approach of not highlighting display unevenness etc., and it is desirable to also make fluctuation  $\Delta R$  of the impedance from the terminal for connection to each sampling switch into  $\Delta R < \pm 3.1\%$  fundamentally along with this.

[0026]

[Example]

[Example 1] It will be as follows if one example of this invention is explained based on drawing 1 thru/drawing 14 R> 4. In addition, as an image display device, this example illustrates the active matrix liquid crystal indicating equipment of a driver monolithic method, and illustrates that to which the means of this invention is provided by the video signal line inputted into the sampling circuit of the data driver section.

[0027] As the above-mentioned liquid crystal display has the liquid crystal panel which consists of a substrate of a pair and shows it to drawing 2 , scan signal-line 3 --, and data signal line 4 --, the scan driver section 5 which drives the scan signal line 3 and the data driver section 6 which drives the data signal line 4 are formed in the front face of one substrate 2 of these substrates. it is prepared so that above-mentioned scan signal-line 3 -- and data signal line 4 -- may cross at right angles mutually, and the thin film transistor (TFT) 16 which is a pixel driver element, and the pixel electrode 15 with which supply of a charge is controlled by this TFT16 are formed near the intersection of these each (refer to drawing 3 ). Between another [ which is not illustrated ] substrates, these pixel electrode 15 -- is fastening liquid crystal, and forms the pixel, and these pixels are allotted in the shape of a matrix, and form the pixel section 7. The above-mentioned pixel displays by controlling the light transmission condition of liquid crystal by the electrical potential difference concerning inter-electrode [ each ].

[0028] The data driver section 6 currently formed in the front face of the above-mentioned substrate 2 consists of the four circuit sections 8, i.e., the sampling signal generating circuit section, the sampling circuit section 9, the transfer circuit section 10, and the buffer circuit section 11 greatly, as shown in drawing 3 .

[0029] The sampling signal generating circuit section 8 consists of shift-register-circuit section 8a and two or more buffer circuit 8b-- . As shown in drawing 4 , the above-mentioned shift-register-circuit section 8a consists of two or more shift-register-circuits S (S1, S2 --) into which a start signal is inputted, and it outputs the sampling signal which is a pulse signal from which time amount shifted equally so that the sampling circuit section 9 may sample a video signal one by one. The timing of the I/O comes to be shown in drawing 5 . As buffer circuit 8b-- is shown in drawing 6 , since it consists of an inverter and the sampling circuit section 9 of large transistor size is driven with the output signal of shift-register-circuit section 8a of small transistor size, it is required, and the transistor size of this inverter is set up so that it may become large, as an output stage is approached.

[0030] The sampling circuit section 9 consists of two or more sampling switch 9a-- which samples a video signal, and sampling capacitor 9b-- , as shown in drawing 3 . These sampling switch 9a-- is each sampling capacitor 9b about the information on a video signal. -- It stores inside and ON/OFF is controlled by the sampling signal of each sampling switch 9a-- outputted from the above-mentioned sampling signal generating circuit 8.

[0031] The transfer circuit section 10 consists of hold capacitor 10b-- with transfer switch 10a-- , and transmits the information currently stored in sampling capacitor 9b to hold capacitor 10b based on the

" transfer signal inputted.

[0032] The buffer circuit section 11 is TFT16 which consists of two or more buffer circuit 11a-- , and the output from each buffer circuit section 11 shows in this drawing through the data signal line 4 as a data signal. -- The source is supplied.

[0033] While the pixel electrode 15 of above-mentioned TFT16 -- described above to each drain side is formed, the gate side is connected to the scan signal line 3, and the scan signal outputted through each of the shift register circuit 12 which constitutes the above-mentioned scan driver 5, the level-shifter circuit 13, and the buffer circuit section 14 in order is inputted. In addition, above-mentioned drawing 3 shows each circuit section typically to the last.

[0034] Here, the configuration of the connection pad 19 for parting lines (terminal for connection) used for connection with a flexible substrate (external circuit substrate) prepared in the wiring condition [ of the video signal line which inputs a video signal into two or more sampling switch 9a-- of the above-mentioned sampling circuit section 9 ], and substrate edge side is explained to a detail based on drawing 1 , drawing 7 , and drawing 8 .

[0035] each sampling switch 9a-- of the sampling circuit section 9 is shown in drawing 1 -- as -- for example, (nine a1, nine a2), -- (nine a3, nine a4) -- as -- two pieces are classified into grades by each group of N individual. And for each [ these ] group of every, division video signal line 18 -- of N book has inputted so that a signal input can be carried out from the latest. The end section is connected to the connection pad 19 for parting lines used for connection with the flexible substrate of each division video signal line 18 -- formed in the substrate edge side, respectively. Thus, the video signal line which stood in a row conventionally is divided, and it forms for shortening the line length of a video signal line and lowering wiring resistance as two or more division video signal line 18 --. For example, if wiring resistance of the above-mentioned signal line of 2kohm sets to  $N=10$  by the term of the conventional technique, it can lower to about 200ohms.

[0036] Consequently, since wiring resistance falls, when the increment in the impedance of a video signal line can be suppressed and it divides into N individual, compared with the increment in the conventional impedance, it becomes possible to hold down to the increment in about  $1/N$  impedance, and low impedance can be planned. In addition, these numbers of partitions N and the number of sampling switch 9a per group are arbitrary, and are set up suitably.

[0037] On the other hand, the above-mentioned connection pad 19 for parting lines to which each division video signal line 18 -- is connected is formed so that the edge of a substrate 2 may be met. And when terminal width of face of the direction which intersects perpendicularly the terminal width of face of a direction parallel to the substrate edge in a pad 19 with h and a substrate edge is set to v, this connection pad 19 for parting lines is set up so that the relation it is unrelated  $h > v$  may be realized. Thus, by being set up, the connection pad 19 for parting lines turns into a substrate edge and an oblong pad prolonged in parallel, and the touch area with a flexible substrate is large widely. By this, the configuration which divided the video signal line into plurality can also attain low impedance-ization of a video signal line, without reducing connection dependability with a flexible substrate. In addition, the connection with such the connection pad 19 for parting lines and the external substrate 30 does not need to continue all over a pad, and as shown in drawing 7 , it may be connected partially.

[0038] By the way, even if it forms division video signal line 18 -- as mentioned above and attains low impedance-ization of a video signal line, when dispersion in fluctuation of the impedance to an input terminal of each sampling switch 9a-- which is the circuit which stands in a row in this is large in each division video signal line 18 --, it may cause un-arranging in circuit actuation. as the approach suppressing fluctuation of the signal level in a neighboring pixel or less to  $1/32$  does not highlight display unevenness etc. especially in the case of a video signal -- to some extent -- effective -- this -- meeting -- fundamental -- fluctuation  $\Delta R$  of the impedance from the connection pad 19 for parting lines to each sampling switch 9a--  $\Delta R$  -- if  $R < 3.1\%$  --  $\Delta R$  -- it is desirable.

[0039] Then, in this example, as shown in drawing 8 , it is formed so that the line breadth of branching



signal-line partial 18a' and 18a' which branched, respectively in signal-line partial 18a of Maine of the division video signal line 18 to branch point q-q' has the branch point q-q' in the part which is separated from the connection pad 19 for parting lines, and it may become large. That is, by forming the signal line which separates distantly [ pad / 19 / for parting lines / connection ], and branches so that wiring resistance may become small, the impedance from the connection pad 19 for parting lines to each sampling switch 9a-- is arranged, and dispersion in the difference of an impedance is suppressed. in addition -- drawing -- inside -- a broken line -- being shown -- a thing -- a sampling switch -- nine -- a -- three -- a piece -- more than -- a group -- classifying into grades -- having had -- a case -- division -- a video signal -- a line -- 18 -- a configuration -- being shown -- a thing -- it is -- this -- a case -- the above -- the branch point -- q-q -- ' -- further -- a parting line -- \*\* -- connection -- a pad -- 19 -- from -- distance -- being far -- the branch point -- q -- " -- from -- branching -- a signal line -- 18 -- a -- ' -- the branch point -- q -- ' -- branching -- having had -- branching -- a signal line -- 18 -- a -- ' -- further -- broad -- forming -- having -- \*\*\*\* .

[0040] Next, actuation of such a data driver 6 of a configuration is explained, referring to the wave form chart of drawing 9 . In addition, k and m are the signals in each circuit section of the data driver section 6 which stands in a row on the data signal line 4 of eye k train and eye m train among drawing, and K and L are the signals in each circuit section of the scan driver section 5 which stands in a row in the scan signal line 3 of the Kth line and the Lth line.

[0041] When the sequential output of the sampling signal is carried out from the above-mentioned sampling signal generating circuit section 8 and a sampling signal will be in the "H" condition, each sampling switch 9a-- carries out sequential ON, and is each sampling capacitor 9b. -- The information on a video signal is stored inside. In this case, a video signal is sampling capacitor 9b, without changing a band property, since it is inputted through each division video signal line 18 --. -- It will be stored inside. Moreover, each transfer switch 10a-- is in an OFF condition at this time. Then, if the predetermined sampling time passes, a sampling signal will be in the "L" condition and, thereby, sampling switch 9a-- will be again set to OFF at order. After sampling termination of all the data signal lines 4, if the transfer signal inputted into transfer switch 10a-- will be in the "H" condition, transfer switch 10a-- will be turned on all at once, and the information currently stored in each sampling capacitor 9b-- will be transmitted to each hold capacitor 10b-- . Then, if a predetermined transfer period passes, a transfer signal will be in the "L" condition and each transfer switch 10a-- will be again set to OFF all at once.

[0042] The information currently stored in each hold capacitor 10b-- by this is outputted to each data signal line 4 through the buffer circuit section 11 over 1 level period.

[0043] And the scan signal (gate signal) outputted from the scan driver 5 gets mixed up with a transfer signal, and will be in the "H" condition, TFT16 is turned on, data are written in a pixel by this, and a display is performed by good image quality without display unevenness.

[0044] As mentioned above, it sets to the liquid crystal display of this example. The video signal line inputted into two or more sampling switch 9a-- of the sampling circuit section 9 which is the component circuit of the data driver section 6 Since it is formed as division video signal line 18 -- by which it was divided into plurality and the end section was connected to the connection pad 19 for parting lines, the die length of a video signal line becomes short compared with the former, and a signal comes to be respectively inputted into each sampling switch 9a-- from the latest. Thereby, the increment in the impedance of a video signal line is suppressed, and low impedance-ization can be attained. Consequently, the band property of a video signal comes to be maintained by what is shown with the connection pad 19 for parting lines of signal input one end, the situation where image quality differs a left end and at the right end of a screen is not invited, but the uniform display of it is attained.

[0045] Furthermore, in this example, the terminal width of face v of the direction where the terminal width of face h of an parallel direction and a substrate edge, and the connection pad 19 for parting lines to which division video signal line 18 -- is connected cross at right angles to the substrate edge in a pad 19 is set up so that the relation of  $h > v$  may be realized, and the touch area with a flexible substrate



is large. Therefore, connection dependability is not reduced, even if it divides a video signal line finely, consequently the number of interfaces with the flexible substrate 30 increases in order to attain low impedance-ization even if. That is, if it is only the configuration which only divided the video signal line finely as shown in drawing 10 Since the number of an interface with the increase of the number of connection pads prepared separately and the external substrate 30 increases when the number of partitions is increased in order to aim at the fall of the further impedance Such connection dependability falls, and although the advantage which adopted the driver monolithic method will be spoiled, there is such no fear in the above-mentioned configuration.

[0046] Furthermore, in this example, since it is formed so that the line breadth of branching signal-line partial 18a' and 18a' which branched from signal-line partial 18a of Maine in the division video signal line 18 has the branch point q-q' in the part which is separated from the connection pad 19 for parting lines, and it may become large, dispersion in the difference of a set and an impedance is suppressed for the impedance from the connection pad 19 for parting lines to each sampling switch 9a—. It is controlled that this causes un-arranging, such as circuit actuation resulting from the thing of each sampling switch 9a— which fluctuation of the impedance of a signal line until it connects with an input terminal varies, from the connection pad 19 for parting lines, and improvement in much more display property is possible.

[0047] In addition, as shown in drawing 11 as the concrete means in addition to what was shown by this example As the line breadth of signal-line partial 18a of Maine may be formed so that it may become so large that it goes to the part which is separated from the connection pad 19 for parting lines, and it is shown in drawing 12 , without [ of branched branching signal-line partial 18a'— ] changing line breadth The line length of the division video signal line 18 may be arranged equally that the difference of the line length seems to become about  $\Delta R < 3.1\%$ . In addition, changing the thickness of each video signal line 18 can also be realized, and it is necessary to use these approaches properly in fact according to a situation. In addition, what shows a configuration with a broken line among drawing regardless of the illustrated configuration of each video signal line 18 — shows the configuration of the division video signal line 18 when sampling switch 9a is classified into grades into three or more groups like said drawing 8 .

[0048] Moreover, the distance d, for example, the video signal segment stagnation point, from the signal input edge connected to the connection pad 19 for parting lines in drawing 1 to each sampling switch 9a to sampling switch nine a1 Distance of until, the isomerism stagnation point d and sampling switch nine a2 up to, although it is displayed that it differs from distance This is a problem on a wiring display to the last. This invention it is shown in drawing 13 — as — dividing [ video signal ] point d' to sampling switch nine a1 up to — distance and sampling switch nine a2 up to — distance is equal, if it puts in another way An impedance, and dividing [ video signal ] point d' and the sampling switch nine a2 between dividing [ video signal ] point d' and a sampling switch nine a1 It cannot be overemphasized that it is a thing including the configuration which made the impedance of a between equal.

[0049] Furthermore, in this example, although the connection pad 19 for parting lines is formed in the shape of solid one along the edge of a substrate 2, it is not limited to this, and as shown in drawing 14  $R > 4$ , you may constitute as connection pad 19 for parting lines' divided into plurality. the fault of other signals being unable to input the formation field of a pad with the above-mentioned solid connection pad 19 for parting lines — or although the danger that a \*\*\*\* hillock etc. would occur was in the escape and contraction by passing along heating / cooling process when it considered as a pad large in area, these problems are solvable by dividing in this way and forming. In addition, although the number of interfaces with the exterior increases in this case, since a large area of the contact section is taken unlike what was shown in drawing 10 , connection dependability does not fall.

[0050] In addition, in this example, although the configuration which divides a video signal line was illustrated, this invention is not restricted to this, may divide other signal lines and power-source lines, for example, may form, and may be adapted not only for an input signal but an output signal line further. Next, the configuration which divided the start signal line inputted into shift-register-circuit S— as an

example 2 is explained.

[0051] [Example 2] It will be as follows if other examples of this invention are explained based on drawing 15 R> 5 and drawing 16 . In addition, for convenience, about the member of explanation shown in the above-mentioned example, and the member which has the same function, the same sign is written in addition and the explanation is omitted.

[0052] In the liquid crystal display which is an image display device of this example, as shown in drawing 15 , to the video signal line having been divided in said example, the start signal line inputted into shift-register-circuit S-- is divided, and the video signal line is constituted in the conventional state as division start signal line 20 --. In addition, although not illustrated, it is each division start signal line 20. -- The end section is connected to the connection pad 19 for parting lines.

[0053] thus, when a start signal line is divided and constituted, it is shown in drawing 16 -- as -- the n-th step of shift-register-circuit Sn \*\*\*\* -- the m-th step of shift-register-circuit Sm further separated from the signal input edge \*\*\*\* -- b -- as "--c" shows, it can hold down now to b-c which is an original wave, and a near thing. In addition, it cannot be overemphasized that the configuration of a driver circuit needs to adjust the phase of the start pulse to the each divided circuit.

[0054] Consequently, a phase shift etc. stops arising to a sampling signal, and a display property improves by this.

[0055] [Example 3] It will be as follows if other examples of this invention are explained based on drawing 17 R> 7 thru/or drawing 25 . In addition, for convenience, about the member of explanation shown in the above-mentioned example, and the member which has the same function, the same sign is written in addition and the explanation is omitted.

[0056] In the liquid crystal display which is an image display device of this example, as shown in drawing 17 , the above-mentioned start signal line, the above-mentioned video signal line, and the power-source line that is not illustrated are divided, and division start signal line 20 -- and division video signal line 18-- are formed.

[0057] Thus, when it carries out about two or more wiring, as it is shown in drawing 18 , it is each signal line 20. -- -18 -- and connection pad 19-- for parting lines of a power-source line Although you may arrange in a longitudinal direction along the edge of a substrate 2, it sets to this example. As shown in drawing 19 , from the substrate periphery side, each pad arranges to juxtaposition, and is formed in the direction of the inside, and the cash drawer of the line inside [ each ] a substrate is performed through the contact hole etc. except what is located in a substrate innermost edge. In addition, you may carry out through a contact hole also about the thing of a substrate innermost edge. When it does in this way, it is hard to increase the number of partitions which it has in the configuration of drawing 18 more than from a certain extent, and is each signal line 20 on a substrate. -- Wiring of -18 -- and a power-source line can solve a fault, such as mixing in confusion intricately.

[0058] Moreover, for example, through not only between such a configuration but the connection pads 19 for parting lines divided as shown in drawing 20 and drawing 21 , it may wire or these may be combined further.

[0059] in addition, when reduction-ization of an impedance needs to be performed to neither all signal lines nor a power-source line the configuration which sandwiches the usual narrow width connection pad 20-20 between the oblong connection pads 19-19 for parting lines with which low impedance-ization was performed as shown in drawing 22 -- or as shown in drawing 23 , configurations which combined versatility, such as a configuration which allots usual narrow width connection pad 20 -- inside [ which attained low impedance-ization ] the connection pad 19 for parting lines, or arrangement contrary to this drawing, may be used.

[0060] Moreover, as it always is not necessary to arrange tidily and it is shown in (a) of drawing 24 , and an adjoining pad does not need to be the connection pad 19 for parting lines of the same signal and it is shown in this drawing (b), each connection pad 19 -- for parting lines may be arranged alternately, in addition may be combined variously.

• [0061] Moreover, each connection pad 19 -- The layer of -20 -- which goes to the substrate inside is not limited to three layers from one layer which was described above, either, even if it is more than this, it does not interfere at all, and the total of each pad does not always need to be fixed in each location, either, and the arrangement is also arbitrary. Furthermore, alliance and rupture of each signal line pulled out to the substrate inside are each connection pad 19 arbitrary and located in a substrate periphery. -- -20 -- may be in contact with the substrate edge, and separated from it.

[0062] Moreover, although reference was not made especially What were the radius of circle shown in this drawing (b) also by the square shape as shown in (a) of drawing 25 is sufficient as the configuration of the connection pad 19. Moreover, what were the right-angle configuration of each division video signal line 18 -- which also shows a cash-drawer configuration in this drawing (c), and the radius of circle shown in this drawing (d), the thing of a configuration which became the shape of a taper shown in this drawing (e) are free from the connection pad 19.

[0063] the target circuit-by this section although explained in each example taking the case of the driver section of a liquid crystal display above -- the driver section -- an image display device -- a liquid crystal display -- as -- the circuit which is not limited and treats the input signal of a stylus pen as a circuit, and other displays, for example, circuit section, -- \*\*\*\*\* -- as a display -- a plasma display (plasma display) and EL (Electro Luminescent) Even if it is a display etc., it does not interfere at all.

[0064]

[Effect of the Invention] As mentioned above, the image display device of this invention according to claim 1 is divided into plurality, and the signal line inputted into the above-mentioned circuit section or its power-source line is the configuration of connecting with the terminal for connection with the external circuit substrate with which the these-divided signal line or the power-source line was formed on the substrate, respectively.

[0065] Since the line length of a signal line or a power-source line becomes short and wiring resistance becomes low by this, the increment in an impedance is suppressed and low impedance-ization can be attained. Consequently, a uniform display is attained and the effectiveness that a display property can be improved is done so.

[0066] The above-mentioned terminal for connection to which, as for the image display device of this invention according to claim 2, the signal line divided in the image display device of above-mentioned claim 1 as mentioned above or a power-source line is connected is a configuration currently formed more greatly than the terminal width of face of the direction where a substrate edge and the terminal width of face of a direction parallel to a substrate edge cross at right angles.

[0067] The above-mentioned terminal for connection to which the divided signal line or a power-source line is connected by this turns into a substrate edge and an oblong terminal for connection prolonged in parallel, and a touch area with an external circuit substrate becomes large. Therefore, without reducing connection dependability with an external circuit substrate, the configuration which divided the signal line or the power-source line into plurality also realizes the configuration of above-mentioned claim 1, makes it possible to attain low impedance-ization of a signal line or a power-source line, and does so more effectively the effectiveness that a display property can be improved.

[0068] The image display device of this invention according to claim 3 is the configuration that the above-mentioned terminal for connection accomplishes a layer in the direction of the inside, and is arranged from the periphery of a substrate, in the image display device of above-mentioned claim 2 as mentioned above.

[0069] The number of partitions of a signal line or a power-source line can be increased by this, using effectively the area to which the substrate edge was restricted, and the signal line divided also in that case or a power-source line does not mix in confusion intricately. Consequently, the configuration of above-mentioned claim 1 is realized much more effectively, it makes it possible to attain low impedance-ization of a signal line or a power-source line, and the effectiveness that a display property

• can be improved is done so.

[0070] The image display device of this invention according to claim 4 is a configuration with dispersion smaller than  $\pm 3.1\%$  in the difference of the impedance from the above-mentioned terminal for connection in the signal line by which division was carried out [ above-mentioned ], or a power-source line to each input section of the circuit section as mentioned above in above-mentioned claims 1 and 2 or the image display device of 3.

[0071] The image display device of this invention according to claim 5 is the configuration of the line breadth of the signal line by which division was carried out [ above-mentioned ] in order to suppress dispersion in the difference of an impedance in the above-mentioned range in the image display device of above-mentioned claim 4, or a power-source line differing for every input section, and being formed as mentioned above.

[0072] The image display device of this invention according to claim 6 is a configuration currently formed as mentioned above so that dispersion in the difference of the line length of the signal line by which division was carried out [ above-mentioned ] in order to suppress dispersion in the difference of an impedance in the above-mentioned range in the image display device of above-mentioned claim 4, or a power-source line may become smaller than  $\pm 3.1\%$ .

[0073] Fluctuation of the impedance which invites the non-actuation of a circuit etc. is controlled by this, consequently the effectiveness that improvement in much more display property is possible is done so.

---

[Translation done.]

#### \* NOTICES \*

JPO and NCIP are not responsible for any damages caused by the use of this translation.

1.This document has been translated by computer. So the translation may not reflect the original precisely.

2.\*\*\* shows the word which can not be translated.

3.In the drawings, any words are not translated.

---

#### DESCRIPTION OF DRAWINGS

[Brief Description of the Drawings]

[Drawing 1] It is the explanatory view showing the division condition of the video signal line in the liquid crystal display of one example of this invention, and the configuration of the connection pad for parting lines where the video signal line is connected.

[Drawing 2] It is the top view of the above-mentioned substrate with which a scan signal line, a data signal line, the scan driver section, the data driver section, etc. were formed in the front face.

[Drawing 3] It is the circuit diagram showing each circuit section formed in the above-mentioned substrate.

[Drawing 4] It is the circuit diagram of the shift register circuit which constitutes one of the circuit sections currently formed on the above-mentioned substrate.

[Drawing 5] It is the timing chart which shows the timing of the I/O signal in the above-mentioned shift register circuit.

[Drawing 6] It is the circuit diagram of the buffer circuit which constitutes one of the circuit sections currently formed on the above-mentioned substrate.

- [Drawing 7] It is the explanatory view showing the connection condition of the connection pad for parting lines and flexible substrate which were formed in the substrate edge.
- [Drawing 8] It is the explanatory view showing the configuration for adjusting the impedance of the above-mentioned division video signal line.
- [Drawing 9] It is the wave form chart showing the wave in each circuit section at the time of making the above-mentioned liquid crystal display drive.
- [Drawing 10] It is the explanatory view showing the division video signal line connected to the usual pad for connection.
- [Drawing 11] It is the explanatory view showing another configuration for adjusting the impedance of a division video signal line.
- [Drawing 12] It is the explanatory view showing another configuration for adjusting the impedance of a division video signal line.
- [Drawing 13] It is the explanatory view showing the division condition of the video signal line of drawing 1 with another wiring method of presentation.
- [Drawing 14] It is the explanatory view showing another configuration of the connection pad for parting lines.
- [Drawing 15] It is the explanatory view showing the division condition of the start signal line inputted into a shift register circuit in the liquid crystal display of other examples of this invention.
- [Drawing 16] It is the wave form chart in the liquid crystal display of drawing 15 showing the wave of a sampling signal.
- [Drawing 17] It is the explanatory view showing each division condition of the video signal line in the liquid crystal display of other examples of this invention, and a start signal line.
- [Drawing 18] It is the explanatory view showing another formation location of the connection pad for parting lines.
- [Drawing 19] It is the explanatory view in the liquid crystal display of drawing 17 showing the formation condition of the connection pad for parting lines.
- [<; [ A HREF="/Tokujitu/tjitemdrw.ipdl?N0000=239&N0500=1E\_N/;?8?]  
<8<9///&N0001=224&N0552=9&N0553=000022" TARGET="tjitemdrw"> drawing 20] It is the explanatory view showing another formation condition of the connection pad for parting lines.
- [Drawing 21] It is the explanatory view showing another formation condition of the connection pad for parting lines.
- [Drawing 22] It is the explanatory view showing another formation condition of the connection pad for parting lines.
- [Drawing 23] It is the explanatory view showing another formation condition of the connection pad for parting lines.
- [Drawing 24] It is the explanatory view in which (a) and (b) show another formation location of the connection pad for parting lines.
- [Drawing 25] (a) and (b) are the explanatory views showing the configuration of the connection pad for parting lines, and (c), (d), and (e) are the explanatory views showing the configuration of the part which pulls out a line from the connection pad for parting lines.
- [Drawing 26] They are some circuit diagrams of the driver section in the conventional liquid crystal display.
- [Drawing 27] It is the explanatory view showing the wiring condition of the start signal line in the conventional liquid crystal display inputted into a shift register circuit, and a video signal line.
- [Drawing 28] It is the explanatory view in the conventional liquid crystal display showing change of the band property of a video signal line.
- [Drawing 29] It is the wave form chart in the conventional liquid crystal display showing a wave-like change of a sampling signal.
- [Drawing 30] It is the explanatory view in the conventional liquid crystal display showing electrical-

- potential-difference change of a power-source line.

[Drawing 31] It is the explanatory view in the conventional liquid crystal display showing the configuration which made the video signal line thick.

[Drawing 32] It is the explanatory view in the conventional liquid crystal display showing the configuration of the connection pad of a substrate edge.

[Description of Notations]

2 Substrate

9a-- Sampling switch (circuit section)

18 -- Division video signal line

19 Connection Pad for Parting Lines

20 -- Division start signal line

S-- Shift register circuit (circuit section)

30 Flexible Substrate (External Circuit Substrate)

---

[Translation done.]

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平7-43736

(43) 公開日 平成7年(1995)2月14日

(51) Int.Cl. <sup>8</sup>	識別記号	庁内整理番号	F I	技術表示箇所
G 0 2 F 1/1345		8707-2K		
G 0 9 F 9/30	3 4 3	7610-5G		
	3 4 7	7610-5G		
G 0 9 G 3/36				

審査請求 未請求 請求項の数6 O L (全 12 頁)

(21) 出願番号 特願平5-186459

(22) 出願日 平成5年(1993)7月28日

(71) 出願人 000005049

シャープ株式会社

大阪府大阪市阿倍野区長池町22番22号

(72) 発明者 米田 裕

大阪府大阪市阿倍野区長池町22番22号 シ  
ャープ株式会社内

(72) 発明者 加藤 憲一

大阪府大阪市阿倍野区長池町22番22号 シ  
ャープ株式会社内

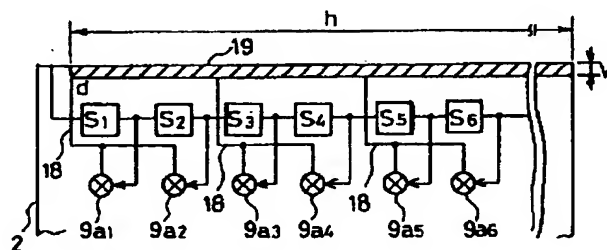
(74) 代理人 弁理士 原 謙三

(54) 【発明の名称】 画像表示装置

(57) 【要約】

【構成】 走査ドライバ部が、複数のT F Tと共に、基板2の上に形成されている画像表示装置であって、サンプリング回路のサンプリングスイッチ9 aに inputsするビデオ信号線が、複数の分割されて分割ビデオ信号線18…として形成され、各分割ビデオ信号線18…の一端部は、分割線用接続パッド19に接続されている。

【効果】 ビデオ信号線の低インピーダンス化を可能とし、表示特性を向上させることができる。





(2)

1

## 【特許請求の範囲】

【請求項1】能動素子を含む回路部が、画素駆動素子と同一基板上に形成されている画像表示装置において、上記回路部に入力する信号線、或いは電源線が複数に分割され、これら分割された信号線或いは電源線が、基板上に形成された外部回路基板との接続用端子にそれぞれ接続されていることを特徴とする画像表示装置。

【請求項2】分割された信号線、或いは電源線が接続される上記接続用端子は、基板端部に平行な方向の端子幅が、基板端部と直交する方向の端子幅より大きく形成されていることを特徴とする上記請求項1記載の画像表示装置。

【請求項3】上記接続用端子が、基板の外周から内側方向へと層を成して配されていることを特徴とする上記請求項2記載の画像表示装置。

【請求項4】上記分割された信号線、或いは電源線における、上記接続用端子から回路部の各入力部までのインピーダンスの差のばらつきが、 $\pm 3.1\%$ より小さいことを特徴とする上記請求項1、2、又は3記載の画像表示装置。

【請求項5】インピーダンスの差のばらつきを上記範囲に抑えるべく、上記分割された信号線、或いは電源線の線幅が、各入力部毎に異なって形成されていることを特徴とする上記請求項4記載の画像表示装置。

【請求項6】インピーダンスの差のばらつきを上記範囲に抑えるべく、上記分割された信号線、或いは電源線の線長の差のばらつきが、 $\pm 3.1\%$ より小さくなるように形成されていることを特徴とする上記請求項4記載の画像表示装置。

## 【発明の詳細な説明】

## 【0001】

【産業上の利用分野】本発明は、液晶表示装置に代表される画像表示装置に関するもので、より詳細には、能動素子を含む回路部が、画素駆動素子と同一基板上に形成された画像表示装置に関するものである。

## 【0002】

【従来の技術】アクティブマトリクス型の液晶表示装置は、液晶パネル(LCD)を構成する基板の表面に走査信号線とデータ信号線とが交差して形成されており、各信号線の交点近傍に、画素電極と対向電極との間に液晶を挟装した構成の画素が形成されている。これら画素は、マトリクス状に配され、画素部を形成している。各画素は、走査信号線とデータ信号線との交点近傍に形成された画素駆動素子である薄膜トランジスタ(TFT)にて駆動されるようになっており、従来の液晶表示装置においては、TFTとして、アモルファスシリコン薄膜トランジスタ(a-SiTFT)が用いられている。

【0003】これらTFTを駆動する走査信号線・データ信号線への信号の供給は、基板端部に形成されている端子部に接続された複数のLSI (Large Scale Integr

2

atedCircuit) からなされており、これらLSIにて走査ドライバ部及びデータドライバ部が構成されている。LSIは、例えばTAB方式、即ち、フィルムキャリア上にLSIを実装して、フィルムと基板とを接続する方式にて、基板に接続されるようになっている。

【0004】ところで、最近では、上記a-SiTFTより高い電子移動度を有するトランジスタ、例えばポリシリコン薄膜トランジスタ(p-SiTFT)を使用し、従来ではTAB方式にてLSIを実装して構成していた上記各ドライバ部を、画素部と共に同一基板上に形成した、ドライバモノリシック液晶表示装置が開発されている。これによれば、TFTと各ドライバ部とが同一基板上に形成されているので、走査信号線やデータ信号線と、各ドライバ部との接続信頼性が高く、信頼性の高い装置を得ることが可能である。

【0005】このドライバモノリシック方式の場合、基板表面には、a-SiTFT液晶パネルのように走査信号線やデータ信号線のみならず、データドライバ部の構成回路である、例えば図26に示すサンプリング信号発生回路50、及びサンプリング回路51等が形成されることとなる。そのため、それら各回路にクロック信号やシフトレジスタスタート信号(以下、単にスタート信号と略記する)、ビデオ信号等の信号を供給するための信号線52や図示しない電源線等の各種配線が必然的に形成されることとなる。図中、S(S<sub>1</sub>, S<sub>2</sub>...)及び、51aにて示すのは、それぞれシフトレジスタ回路及びサンプリングスイッチである。

## 【0006】

【発明が解決しようとする課題】ところが、ドライバモノリシック方式の場合、配線材料として、従来のa-SiTFT液晶パネルに使用されているTaや、TaNxを用いると、配線抵抗が大きくなり、その結果、画面の右端と左端とで画質が異なり、表示特性が低下する等の問題が生じている。

【0007】これは、以下に示す2点の理由にて、相乗的に生じるものである。

【0008】即ち、一つは、Taや、TaNxの比抵抗 $\rho$ が、 $25 \sim 30 \mu\Omega \cdot \text{cm}$ で、これを用いて配線したその配線抵抗が、配線幅 $100 \mu\text{m}$ 、膜厚 $3000 \text{\AA}$ で、 $1 \text{cm}$ 当たり $100 \Omega$ になるという、物質的な性質からくるものである。

【0009】もう一つは、図27に示すように、シフトレジスタ回路S...に入力されるスタート信号や、サンプリングスイッチ51a...に入力されるビデオ信号等の各信号線52が一本化されており、外部回路基板との接続に使用される接続パッド53が、各入力信号に対して各々一つずつ割り当てられていることである。尚、図において55にて示すのは基板である。

【0010】信号線52として、ビデオ信号線を例に挙げてより具体的に説明すると、対角10インチクラスの

50

(3)

3

液晶表示装置の場合、装置の横方向の端部から端部までビデオ信号線を引くと、配線長が約20cmとなり、この信号線の配線抵抗は2k $\Omega$ 、また、対角5インチクラスでも1k $\Omega$ となる。このような高い抵抗の信号線にビデオ信号を通過させると、インピーダンスの増加が起こり、図28に示すように、信号入力端である接続パッド53ではAの帯域をもつ信号も、信号線52を通過するに従いA→B→Cと帯域特性が悪化し、信号線52の終端部では、Dのような帯域特性を示すこととなる。そして、このような現象が、上記した画面の左端と右端とで画質が大きく異なるという現象となって現れ、均一な表示が行えないという不具合を招来させることとなる。

【0011】また、このような現象が、例えば、上記サンプリング信号発生回路50の各シフトレジスタ回路Sに入力するスタート信号線52で起こったとすると、図29に示すように、サンプリング信号発生回路50における1段目のシフトレジスタ回路S<sub>I</sub>では、aにて示す信号の波形が、n段目のシフトレジスタ回路S<sub>II</sub>では、本来bで示した波形であるべきものがb'の波形に、さらに段を経たシフトレジスタ回路S<sub>III</sub>では、本来cで示した波形であるべきものがc'になるというように、信号の位相が正規の位置からずれ、場合によってはサンプリング信号そのものが発生しないというようなことを引き起こす。

【0012】さらに、このようなインピーダンスの増加は、上記した信号線52だけでなく、電源線においても起こり得る、図30に示すように、接続パッドからの距離が遠くなるにつれて、電源電圧は低下し、例えば電源電流を1mAとしても2k $\Omega$ の電源線を通過すると、2Vの電源電圧の低下が起こることとなる。このような電源電圧の低下によるインピーダンスの増加は、これら電源線に連なる各回路の不動作、信号レベルの変動等を始めとする不正規動作を引き起こし、表示特性の低下を招来させる。

【0013】そして、今後、液晶パネルの画面サイズのさらなる大型化につれて、上記した問題がより顕著に現れるようになることは言うまでもない。

【0014】尚、インピーダンスの増加を防ぐ手段として、図31に示すように、信号線52'の配線幅を大きく形成することも従来考えられており、この場合、例えば100 $\mu$ m幅を10倍の1mm幅とすることで、配線抵抗を1/10程度に抑えることができる。しかしながら、この方法では、信号線52'のインピーダンスをさらに低下させる場合など、信号線52'をさらに太くする必要があり、そうすると、通常、図32に示すように、基板55の外周に接続パッド53...を配し、これを用いて外部回路基板との接続を行うと、配線並びに接続パッド53...の面積増加に伴い表示装置における画素部に対する非画素部の領域が大きくなり、また、場合によっては、配線同士の重なり容量が増える等の欠点をも有

4

することとなる。

【0015】

【課題を解決するための手段】本発明の請求項1記載の画像表示装置は、上記課題を解決するために、能動素子を含む回路部が、画素駆動素子と同一基板上に形成されている画像表示装置において、上記回路部に入力する信号線、或いは電源線が複数に分割され、これら分割された信号線或いは電源線が、基板上に形成された外部回路基板との接続用端子にそれぞれ接続されていることを特徴としている。

【0016】本発明の請求項2記載の画像表示装置は、上記課題を解決するために、上記請求項1の画像表示装置において、分割された信号線、或いは電源線が接続される上記接続用端子は、基板端部に平行な方向の端子幅が、基板端部と直交する方向の端子幅より大きく形成されていることを特徴としている。

【0017】本発明の請求項3記載の画像表示装置は、上記課題を解決するために、上記請求項2の画像表示装置において、上記接続用端子が、基板の外周から内側方向へと層を成して配されていることを特徴としている。

【0018】本発明の請求項4記載の画像表示装置は、上記課題を解決するために、上記請求項1、2、又は3の画像表示装置において、上記分割された信号線、或いは電源線における、上記接続用端子から回路部の各入力部までのインピーダンスの差のばらつきが、 $\pm 3.1\%$ より小さいことを特徴としている。

【0019】本発明の請求項5記載の画像表示装置は、上記課題を解決するために、上記請求項4の画像表示装置において、インピーダンスの差のばらつきを上記範囲に抑えるべく、上記分割された信号線、或いは電源線の線幅が、各入力部毎に異なって形成されていることを特徴としている。

【0020】本発明の請求項6記載の画像表示装置は、上記課題を解決するために、上記請求項4の画像表示装置において、インピーダンスの差のばらつきを上記範囲に抑えるべく、上記分割された信号線、或いは電源線の線長の差のばらつきが、 $\pm 3.1\%$ より小さくなるように形成されていることを特徴としている。

【0021】

【作用】上記請求項1の構成により、信号線或いは電源線の線長が短くなり、配線抵抗が低くなるので、インピーダンスの増加が抑えられ、低インピーダンス化が図れる。即ち、例えばサンプリング回路部のビデオ信号線を分割して形成することで、信号入力端側の接続用端子にて示す信号の帯域特性が、信号出力端側にてほぼ維持されるようになり、この結果、画面の右端と左端とで、画質が異なるような事態は招来せず、均一な表示が可能となり、表示特性を向上できる。また、例えばサンプリング信号発生回路部のシフトレジスタ回路に入力するスタート信号線を分割して形成することで、サンプリング

(4)

5

信号のズレを効果的に抑えることができるようになり、これによっても、表示特性を向上できる。

【0022】上記請求項2の構成により、分割された信号線、或いは電源線が接続される上記接続用端子は、基板端部と平行に延びる横長の接続用端子となり、外部回路基板との接触面積が大きくなっている。したがって、信号線、或いは電源線を複数に分割した構成でも、外部回路基板との接続信頼性を低下させることなく、上記請求項1の構成を実現して、信号線、或いは電源線の低インピーダンス化を図ることを可能とし、効果的に、表示特性を向上できる。

【0023】上記請求項3の構成により、基板端部の限られた面積を有効に利用して、信号線、或いは電源線の分割数を増やすことができ、その場合も、分割された信号線、或いは電源線が複雑に入り乱れることがない。この結果、上記請求項1の構成をより一層効果的に実現して、信号線、或いは電源線の低インピーダンス化を図ることを可能とし、表示特性を向上できる。

【0024】上記請求項4の構成によれば、分割された信号線、或いは電源線における、上記接続用端子から回路部の各入力部までのインピーダンスの差のばらつきが、例えば、請求項5又は6記載の構成のように、分割された信号線、或いは電源線の線幅を、各入力部毎に異ならせて形成すること、または、線長の差のばらつきを、 $\pm 3.1\%$ より小さくなるように形成することで、 $\pm 3.1\%$ より小さく設定されているので、インピーダンスの差のばらつきにて回路不動作等の事態が引き起こされることがなく、より一層の表示特性の向上が可能である。

【0025】例えば、ビデオ信号線を分割して形成した場合、近隣の画素における信号レベルの変動を、 $\pm 1/32$ 以下に抑えることが、表示むら等を目立たせない方法としてある程度有効であり、これに沿って、基本的に接続用端子から各サンプリングスイッチまでのインピーダンスの変動 $\delta R$ も、 $\delta R < \pm 3.1\%$ とすることが望ましい。

【0026】

【実施例】

【実施例1】本発明の一実施例について図1ないし図14に基づいて説明すれば、以下の通りである。尚、本実施例は、画像表示装置として、ドライバモノリシック方式のアクティブマトリクス型液晶表示装置を例示するもので、データドライバ部のサンプリング回路に入力するビデオ信号線に、本発明の手段が講じられているものを例示する。

【0027】上記液晶表示装置は、一対の基板からなる液晶パネルを有しており、図2に示すように、これら基板の内の一方の基板2の表面には、走査信号線3…、データ信号線4…、走査信号線3を駆動する走査ドライバ部5、及びデータ信号線4を駆動するデータドライバ部

6

6が形成されている。上記走査信号線3…とデータ信号線4…とは互いに直交するように設けられており、これら各々の交点近傍に、画素駆動素子である薄膜トランジスタ(TFT)16と、このTFT16にて電荷の供給が制御される画素電極15とが形成されている(図3参照)。これら画素電極15…は、図示しないもう一方の基板との間に、液晶を挟装することで、画素を形成しており、これら画素は、マトリクス状に配され、画素部7を形成している。上記画素は、各々の電極間にかかる電圧で液晶の光透過状態を制御して表示を行うものである。

【0028】上記基板2の表面に形成されているデータドライバ部6は、図3に示すように、大きくは4つの回路部、即ち、サンプリング信号発生回路部8、サンプリング回路部9、トランスファ回路部10、及びバッファ回路部11からなる。

【0029】サンプリング信号発生回路部8は、シフトレジスタ回路部8aと、複数のバッファ回路8b…とから構成されている。上記シフトレジスタ回路部8aは、図4に示すように、スタート信号が入力される複数のシフトレジスタ回路S( $S_1, S_2 \dots$ )からなり、サンプリング回路部9がビデオ信号のサンプリングを順次行うように、均等に時間のずれたパルス信号であるサンプリング信号を出力するようになっている。その入出力のタイミングは、図5に示すようになる。バッファ回路8b…は、図6に示すように、インバータからなり、小トランジスタサイズのシフトレジスタ回路部8aの出力信号にて、大トランジスタサイズのサンプリング回路部9を駆動するために必要なもので、このインバータのトランジスタサイズは、出力段に近づくにつれて、大きくなるように設定されている。

【0030】サンプリング回路部9は、図3に示すように、ビデオ信号をサンプリングする複数のサンプリングスイッチ9a…、及びサンプリングコンデンサ9b…から構成されている。これらのサンプリングスイッチ9a…は、ビデオ信号の情報を各サンプリングコンデンサ9b…内に蓄えるものであり、各サンプリングスイッチ9a…のON/OFFは、上記サンプリング信号発生回路8から出力されるサンプリング信号にて制御されている。

【0031】トランスファ回路部10は、トランスファスイッチ10a…と、ホールドコンデンサ10b…とから構成されており、入力されるトランスファ信号に基づいて、サンプリングコンデンサ9b…内に蓄えられている情報を、ホールドコンデンサ10bに転送するようになっている。

【0032】バッファ回路部11は、複数のバッファ回路11a…からなるもので、各バッファ回路部11からの出力が、データ信号として、データ信号線4を通過して同図に示すTFT16…のソースへと供給されるように

50

(5)

7

なっている。

【0033】上記TFT16…の各ドレイン側には、上記した画素電極15が形成されると共に、ゲート側は、走査信号線3に接続されており、上記走査ドライバ5を構成するシフトレジスタ回路12、レベルシフト回路13、及びバッファ回路部14のそれぞれを順に経て出力された走査信号が入力されるようになっている。尚、上記図3は、あくまで各回路部を模式的に示したものである。

【0034】ここで、上記サンプリング回路部9の複数のサンプリングスイッチ9a…にビデオ信号を入力するビデオ信号線の配線状態、及び基板端部側に設けられた、フレキシブル基板（外部回路基板）との接続に使用される分割線用接続パッド（接続用端子）19の形状等を、図1、図7及び図8に基づいて詳細に説明する。

【0035】サンプリング回路部9の各サンプリングスイッチ9a…は、図1に示すように、例えば（9a<sub>1</sub>, 9a<sub>2</sub>）, （9a<sub>3</sub>, 9a<sub>4</sub>）…というように2個ずつN個のグループに組分けされている。そして、これら各グループ毎に、直近から信号入力できるように、N本の分割ビデオ信号線18…が入力している。各分割ビデオ信号線18…の一端部は、基板端部側に設けられた、フレキシブル基板との接続に使用される分割線用接続パッド19にそれぞれ接続されている。このように、従来連なっていたビデオ信号線を分割し、複数の分割ビデオ信号線18…として形成するのは、ビデオ信号線の線長を短くして、配線抵抗を下げるためである。例えば従来技術の項にて前出の2kΩの信号線の配線抵抗は、N=10とすると、200Ω程度に下げることができる。

【0036】この結果、配線抵抗が下がるので、ビデオ信号線のインピーダンスの増加を抑えることができ、N個に分割した場合、従来のインピーダンスの増加に比べ、1/N程度のインピーダンスの増加に抑えることが可能となり、低インピーダンスが図れるようになっている。尚、これら分割数N、及び1グループ当たりのサンプリングスイッチ9aの数は任意であり、適宜設定されるものである。

【0037】一方、各分割ビデオ信号線18…が接続されている上記分割線用接続パッド19は、基板2の端部に沿うように設けられている。そして、この分割線用接続パッド19は、パッド19における基板端部に平行な方向の端子幅をh、基板端部と直交する方向の端子幅をvとした場合、h>vなる関係が成り立つように設定されている。このように設定されることで、分割線用接続パッド19は、基板端部と平行に延びる横長のパッドとなり、フレキシブル基板との接触面積が広く大きくなっている。これにより、ビデオ信号線を複数に分割した構成でも、フレキシブル基板との接続信頼性を低下させることなく、ビデオ信号線の低インピーダンス化が図れることとなる。尚、このような分割線用接続パッド19と

8

外部基板30との接続は、パッド全面に亘る必要はなく、図7に示すように、部分的に接続したものであってもよい。

【0038】ところで、上記のように分割ビデオ信号線18…を形成し、ビデオ信号線の低インピーダンス化を図ったとしても、各分割ビデオ信号線18…において、これに連なる回路である各サンプリングスイッチ9a…の入力端子までのインピーダンスの変動のばらつきが大きい場合、回路動作に不都合を引き起こす可能性がある。特に、ビデオ信号の場合、近隣の画素における信号レベルの変動を、±1/32以下に抑えることが、表示むら等を目立たせない方法としてある程度有効であり、これに沿って、基本的に分割線用接続パッド19から各サンプリングスイッチ9a…までのインピーダンスの変動δRも、 $\delta R < \pm 3.1\%$ とするとが望ましい。

【0039】そこで、本実施例においては、図8に示すように、分割ビデオ信号線18のメインの信号線部分18aから分岐点q・q'にてそれぞれ分岐した分岐信号線部分18a'・18a'の線幅が、その分岐点q・q'が分割線用接続パッド19から離れた部分にあるほど、大きくなるように形成されている。即ち、分割線用接続パッド19から遠く離れて分岐する信号線程、配線抵抗が小さくなるように形成することで、分割線用接続パッド19から各サンプリングスイッチ9a…までのインピーダンスを揃えて、インピーダンスの差のばらつきを抑えるようになっている。尚、図中、破線にて示すのは、サンプリングスイッチ9aが、3個以上のグループで組分けされた場合の分割ビデオ信号線18の形状を示すもので、この場合、上記分岐点q・q'よりさらに分割線用接続パッド19からの距離が遠い分岐点q''からの分岐信号線18a'は、分岐点q'より分岐された分岐信号線18a'よりさらに幅広に形成されている。

【0040】次に、このような構成のデータドライバ6の動作を、図9の波形図を参照しながら説明する。尚、図中、k、mは、k列目、m列目のデータ信号線4に連なるデータドライバ部6の各回路部における信号であり、K、Lは、K行目、L行目の走査信号線3に連なる走査ドライバ部5の各回路部における信号である。

【0041】上記サンプリング信号発生回路部8からサンプリング信号が順次出力され、サンプリング信号が『H』状態になると、各サンプリングスイッチ9a…は、順次ONし、各サンプリングコンデンサ9b…内にビデオ信号の情報を蓄える。この場合、ビデオ信号は、各分割ビデオ信号線18…を介して入力されるので、帯域特性を変化させることなく、サンプリングコンデンサ9b…内に蓄えられることとなる。また、このとき、各トランスファスイッチ10a…は、OFF状態である。その後、所定のサンプリング時間が経過すると、サンプリング信号は『L』状態になり、これにより、サンプリングスイッチ9a…が順に再びOFFとなる。全デー

(6)

9

タ信号線4のサンプリング終了後、トランスファスイッチ10a…に入力されるトランスファ信号が『H』状態になると、トランスファスイッチ10a…は一斉にONし、各サンプリングコンデンサ9b…に蓄えられている情報が、各ホールドコンデンサ10b…に転送される。その後、所定のトランスファ期間が経過すると、トランスファ信号が『L』状態となり、各トランスファスイッチ10a…が再び一斉にOFFとなる。

【0042】これにより各ホールドコンデンサ10b…に蓄えられている情報が、1水平期間にわたり、バッファ回路部11を通じてそれぞれのデータ信号線4に出力される。

【0043】そして、走査ドライバ5から出力される走査信号(ゲート信号)が、トランスファ信号と前後して『H』状態となり、TFT16がONされ、これにより画素にデータが書き込まれ、表示むらのない良好な画質にて、表示が行われる。

【0044】以上のように、本実施例の液晶表示装置においては、データドライバ部6の構成回路であるサンプリング回路部9の複数のサンプリングスイッチ9a…に入力するビデオ信号線が、複数に分割され、一端部が分割線用接続パッド19に接続された分割ビデオ信号線18…として形成されているので、ビデオ信号線の長さが従来に比べて短くなり、各サンプリングスイッチ9a…には、各々直近から信号が入力されるようになる。これにより、ビデオ信号線のインピーダンスの増加が抑えられ、低インピーダンス化が図れる。この結果、ビデオ信号の帯域特性が、信号入力端側の分割線用接続パッド19にて示すものに維持されるようになり、画面の左端と右端とで、画質が異なるような事態は招来せず、均一な表示が可能となる。

【0045】さらに、本実施例においては、分割ビデオ信号線18…が接続されている分割線用接続パッド19は、パッド19における基板端部に対して平行な方向の端子幅h、及び基板端部と直交する方向の端子幅vが、 $h > v$ の関係が成り立つように設定されており、フレキシブル基板との接触面積が大きくなっている。したがって、たとえ低インピーダンス化を図るべくビデオ信号線を細かく分割し、その結果、フレキシブル基板30とのインターフェース数が増えたとしても、接続信頼性を低下させることはない。つまり、図10に示すように、ビデオ信号線を単に細かく分割しただけの構成とすると、さらなるインピーダンスの低下を図るべく、分割数を増加した場合など、個々に設けられた接続パッドの数が増し、外部基板30とのインターフェースの本数が増えるので、これらの接続信頼性が低下し、ドライバモノリシック方式を採用した利点が損なわれることとなるが、上記構成においては、そのような恐れはない。

【0046】さらに、本実施例においては、分割ビデオ信号線18におけるメインの信号線部分18aから分岐

10

した分岐信号線部分18a'・18a'の線幅が、その分岐点q・q'が分割線用接続パッド19から離れた部分にあるほど、大きくなるように形成されているので、分割線用接続パッド19から各サンプリングスイッチ9a…までのインピーダンスが揃い、インピーダンスの差のばらつきが抑えられる。これにより、分割線用接続パッド19から、各サンプリングスイッチ9a…の入力端子に接続されるまでの信号線のインピーダンスの変動がばらつくことに起因する、回路動作等の不都合を引き起こすことが抑制され、より一層の表示特性の向上が可能となっている。

【0047】尚、その具体的手段としては、本実施例で示したものの以外に、例えば、図11に示すように、分岐した分岐信号線部分18a'…の線幅を変えずに、メインの信号線部分18aの線幅を、分割線用接続パッド19から離れた部分に行くほど広くなるように形成してもよく、また、図12に示すように、分割ビデオ信号線18の線長を、その線長の差が $\delta R < \pm 3.1\%$ 程度となるように、等しく揃えてもよい。この他、各ビデオ信号線18の膜厚を変えることでも実現でき、実際には、これらの方法を、状況に応じて使い分ける必要がある。

尚、各ビデオ信号線18…の形状は、図示した形状にとらわれず、また、図中、破線で示すものは、前記図8と同様、サンプリングスイッチ9aが、3個以上のグループで組分けされた場合の分割ビデオ信号線18の形状を示すものである。

【0048】また、図1においては、分割線用接続パッド19に接続されている信号入力端から各サンプリングスイッチ9aまでの距離、例えばビデオ信号線分岐点dから、サンプリングスイッチ9a<sub>1</sub>までの距離と、同分岐点dとサンプリングスイッチ9a<sub>2</sub>までの距離とは異なるように表示されているが、これはあくまで配線表示上の問題であり、本発明は、図13に示すように、ビデオ信号分割点d'からサンプリングスイッチ9a<sub>1</sub>までの距離及び、サンプリングスイッチ9a<sub>2</sub>までの距離が等しい、換言すれば、ビデオ信号分割点d'とサンプリングスイッチ9a<sub>1</sub>との間のインピーダンスと、ビデオ信号分割点d'とサンプリングスイッチ9a<sub>2</sub>との間のインピーダンスを等しくした構成を含むものであることは言うまでもない。

【0049】さらに、本実施例においては、分割線用接続パッド19を、基板2の端部に沿ってベタ状に形成しているが、これに限定されるものではなく、例えば図14に示すように、複数個に分割した分割線用接続パッド19'として構成してもよい。上記のベタ状の分割線用接続パッド19では、パッドの形成領域を他の信号が入力できない等の欠点や、或いは、面積的に広いパッドとした場合、加熱・冷却工程を通ることによる拡張や収縮によってヒロック等が発生する危険性があったが、このように分割して形成することで、これらの問題を解決する

50

(7)

11

ことができる。尚、この場合、外部とのインターフェース数は増えるが、図10に示したものと異なり、接触部の面積が広く取られているので、接続信頼性が低下することはない。

【0050】尚、本実施例においては、ビデオ信号線を分割する構成を例示したが、本発明はこれに限られるものではなく、例えば、他の信号線や電源線を分割して形成してもよく、さらには、入力信号のみならず、出力信号線に適用してもよい。次に、実施例2として、シフトレジスタ回路S…に inputsするスタート信号線を分割した構成を説明する。

【0051】〔実施例2〕本発明の他の実施例を、図15及び図16に基づいて説明すれば、以下の通りである。尚、説明の便宜上、上記実施例にて示した部材と同一の機能を有する部材について、同一の符号を付記し、その説明を省略する。

【0052】本実施例の画像表示装置である液晶表示装置においては、図15に示すように、前記実施例においてビデオ信号線が分割されていたのに対し、ビデオ信号線は従来のままで、シフトレジスタ回路S…に inputsするスタート信号線が分割され、分割スタート信号線20…として構成されている。尚、図示してはいないが、各分割スタート信号線20…の一端部は、分割線用接続パッド19に接続されている。

【0053】このように、スタート信号線を分割して構成した場合、図16に示すように、n段目のシフトレジスタ回路S<sub>n</sub>でも、さらに信号入力端より離れたm段目のシフトレジスタ回路S<sub>m</sub>でも、b'・c'で示すように、本来の波形であるb・cと近いものに抑えることができるようになる。尚、ドライバ回路の構成により、各分割された回路へのスタートパルスの位相を調整する必要があるということは言うまでもない。

【0054】この結果、サンプリング信号に位相のずれ等が生じなくなり、これによって、表示特性が向上される。

【0055】〔実施例3〕本発明の他の実施例を、図17ないし図25に基づいて説明すれば、以下の通りである。尚、説明の便宜上、上記実施例にて示した部材と同一の機能を有する部材について、同一の符号を付記し、その説明を省略する。

【0056】本実施例の画像表示装置である液晶表示装置においては、図17に示すように、上記スタート信号線、上記ビデオ信号線、及び図示しない電源線が分割され、分割スタート信号線20…、及び分割ビデオ信号線18…が形成されている。

【0057】このように複数の配線について実施した場合、図18に示すように、各信号線20…・18…、及び電源線の分割線用接続パッド19…は、基板2の端部に沿って横方向に並べてもよいが、本実施例においては、図19に示すように、各パッドが、基板外周側から

12

内側方向に、並列に並べて形成されており、各基板内部への線の引出しは、基板最内縁に位置するもの以外は、コンタクトホール等を介して行われている。尚、基板最内縁のものについてもコンタクトホールを介して行ってもよい。このようにすると、図18の構成において有している、分割数を或る程度以上からは増やしにくく、かつ、基板上での各信号線20…・18…、及び電源線の配線が、複雑に入り乱れる等の欠点を解決できる。

【0058】また、このような構成のみならず、例えば、図20や、図21に示すように、分割した分割線用接続パッド19間を通して配線を施したり、さらには、これらを組み合わせてもよい。

【0059】尚、インピーダンスの低減化を、全信号線や電源線に施す必要がない場合には、図22に示すように、低インピーダンス化が施された横長の分割線用接続パッド19・19の間に、通常の細幅接続パッド20・20を挟む構成、もしくは、図23に示すように、低インピーダンス化を図った分割線用接続パッド19の内側に、通常の細幅接続パッド20…を配する構成、或いは、同図とは逆の配置等、種々を組み合わせた構成でもよい。

【0060】また、各分割線用接続パッド19…は常に整然と並べる必要はなく、図24の(a)に示すように、隣接するパッドが同じ信号の分割線用接続パッド19である必要はなく、また、同図(b)に示すように、互い違いに配置してもよく、その他、種々組み合わせてもよい。

【0061】また、各接続パッド19…・20…の基板内側へと向かう層も、上記したような1層から3層に限定されるものでなく、これ以上であっても、何ら差し支えなく、各パッドの総数も、各位置で常に一定である必要はなく、その配置も任意である。さらに、基板内側へと引出した各信号線の離合集散は任意であり、基板外周に位置する各接続パッド19…・20…は、基板端部に接していてもよく、離れていてもよい。

【0062】また、特に言及しなかったが、接続パッド19の形状は、図25の(a)に示すように角形でも、同図(b)に示す丸みをおびたものでもよく、また、接続パッド19から各分割ビデオ信号線18…の引出し形状も、同図(c)に示す直角形状、同図(d)に示す丸みをおびたもの、同図(e)に示すテーパー状になったもの等、形状は自由である。

【0063】以上各実施例において、液晶表示装置のドライバ部を例にとり説明したが、これにより対象となる回路部がドライバ部に、画像表示装置が液晶表示装置にというように限定されるものではなく、他の回路や、表示装置、例えば回路部としてはスタイラスペンの入力信号を扱う回路等でもよく、表示装置としては、プラズマ表示装置(プラズマディスプレイ)、EL(Electro Luminescent)ディスプレイ等であっても何ら差し支えない



(8)

13

い。

【0064】

【発明の効果】本発明の請求項1記載の画像表示装置は、以上のように、上記回路部に入力する信号線、或いは電源線が複数に分割され、これら分割された信号線或いは電源線が、基板上に形成された外部回路基板との接続用端子にそれぞれ接続されている構成である。

【0065】これにより、信号線或いは電源線の線長が短くなり、配線抵抗が低くなるので、インピーダンスの増加が抑えられ、低インピーダンス化が図れる。この結果、均一な表示が可能となり、表示特性を向上できるという効果を奏する。

【0066】本発明の請求項2記載の画像表示装置は、以上のように、上記請求項1の画像表示装置において、分割された信号線、或いは電源線が接続される上記接続用端子は、基板端部に平行な方向の端子幅が、基板端部と直交する方向の端子幅より大きく形成されている構成である。

【0067】これにより、分割された信号線、或いは電源線が接続される上記接続用端子は、基板端部と平行に延びる横長の接続用端子となり、外部回路基板との接触面積が大きくなる。したがって、信号線、或いは電源線を複数に分割した構成でも、外部回路基板との接続信頼性を低下させることなく、上記請求項1の構成を実現して、信号線、或いは電源線の低インピーダンス化を図ることを可能とし、より効果的に、表示特性を向上できるという効果を奏する。

【0068】本発明の請求項3記載の画像表示装置は、以上のように、上記請求項2の画像表示装置において、上記接続用端子が、基板の外周から内側方向へと層を成して配されている構成である。

【0069】これにより、基板端部の限られた面積を有効に利用して、信号線、或いは電源線の分割数を増やすことができ、その場合も、分割された信号線、或いは電源線が複雑に入り乱れることがない。この結果、上記請求項1の構成をより一層効果的に実現して、信号線、或いは電源線の低インピーダンス化を図ることを可能とし、表示特性を向上できるという効果を奏する。

【0070】本発明の請求項4記載の画像表示装置は、以上のように、上記請求項1、2、又は3の画像表示装置において、上記分割された信号線、或いは電源線における、上記接続用端子から回路部の各入力部までのインピーダンスの差のばらつきが、 $\pm 3.1\%$ より小さい構成である。

【0071】本発明の請求項5記載の画像表示装置は、以上のように、上記請求項4の画像表示装置において、インピーダンスの差のばらつきを上記範囲に抑えるべく、上記分割された信号線、或いは電源線の線幅が、各入力部毎に異なって形成されている構成である。

【0072】本発明の請求項6記載の画像表示装置は、

14

以上のように、上記請求項4の画像表示装置において、インピーダンスの差のばらつきを上記範囲に抑えるべく、上記分割された信号線、或いは電源線の線長の差のばらつきが、 $\pm 3.1\%$ より小さくなるように形成されている構成である。

【0073】これにより、回路の不動作等を招来するインピーダンスの変動が抑制され、この結果、より一層の表示特性の向上が可能であるという効果を奏する。

【図面の簡単な説明】

【図1】本発明の一実施例の液晶表示装置におけるビデオ信号線の分割状態、及びビデオ信号線が接続されている分割線用接続パッドの形状を示す説明図である。

【図2】表面に走査信号線、データ信号線、走査ドライバ部、及びデータドライバ部等が形成された上記基板の平面図である。

【図3】上記基板に形成された各回路部を示す回路図である。

【図4】上記基板上に形成されている回路部の一つを構成するシフトレジスタ回路の回路図である。

【図5】上記シフトレジスタ回路における入出力信号のタイミングを示すタイミングチャートである。

【図6】上記基板上に形成されている回路部の一つを構成するバッファ回路の回路図である。

【図7】基板端部に設けられた分割線用接続パッドとフレキシブル基板との接続状態を示す説明図である。

【図8】上記分割ビデオ信号線のインピーダンスを整合するための構成を示す説明図である。

【図9】上記液晶表示装置を駆動させた際の、各回路部における波形を示す波形図である。

【図10】通常の接続用パッドに接続されている分割ビデオ信号線を示す説明図である。

【図11】分割ビデオ信号線のインピーダンスを整合するための別の構成を示す説明図である。

【図12】分割ビデオ信号線のインピーダンスを整合するための別の構成を示す説明図である。

【図13】図1のビデオ信号線の分割状態を別の配線表示方法にて示す説明図である。

【図14】分割線用接続パッドの別の構成を示す説明図である。

【図15】本発明の他の実施例の液晶表示装置における、シフトレジスタ回路に入力するスタート信号線の分割状態を示す説明図である。

【図16】図15の液晶表示装置における、サンプリング信号の波形を示す波形図である。

【図17】本発明の他の実施例の液晶表示装置における、ビデオ信号線及びスタート信号線のそれぞれの分割状態を示す説明図である。

【図18】分割線用接続パッドの別の形成位置を示す説明図である。

【図19】図17の液晶表示装置における、分割線用接

50



(9)

15

続パッドの形成状態を示す説明図である。

【図20】分割線用接続パッドの別の形成状態を示す説明図である。

【図21】分割線用接続パッドの別の形成状態を示す説明図である。

【図22】分割線用接続パッドの別の形成状態を示す説明図である。

【図23】分割線用接続パッドの別の形成状態を示す説明図である。

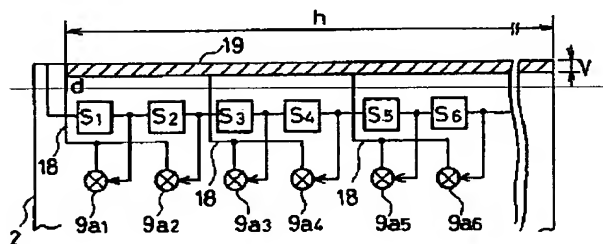
【図24】(a)(b)とも、分割線用接続パッドの別の形成位置を示す説明図である。

【図25】(a)(b)は、分割線用接続パッドの形状を示す説明図で、(c)(d)(e)は、分割線用接続パッドから線を引き出す部分の形状を示す説明図である。

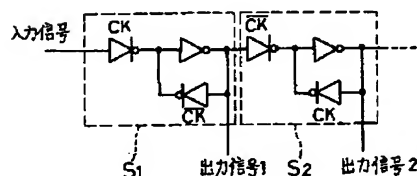
【図26】従来の液晶表示装置における、ドライバ部の一回路図である。

【図27】従来の液晶表示装置における、シフトレジスタ回路に入力するスタート信号線、及びビデオ信号線の配線状態を示す説明図である。

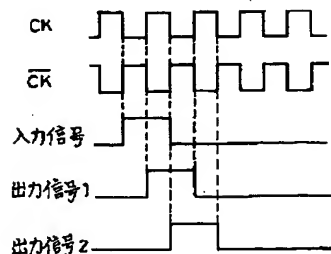
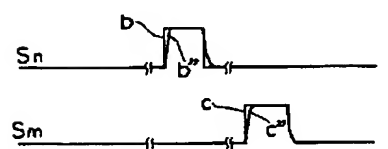
【図1】



【図4】



【図16】



【図5】

16

【図28】従来の液晶表示装置における、ビデオ信号線の帯域特性の変化を示す説明図である。

【図29】従来の液晶表示装置における、サンプリング信号の波形の変化を示す波形図である。

【図30】従来の液晶表示装置における、電源線の電圧変化を示す説明図である。

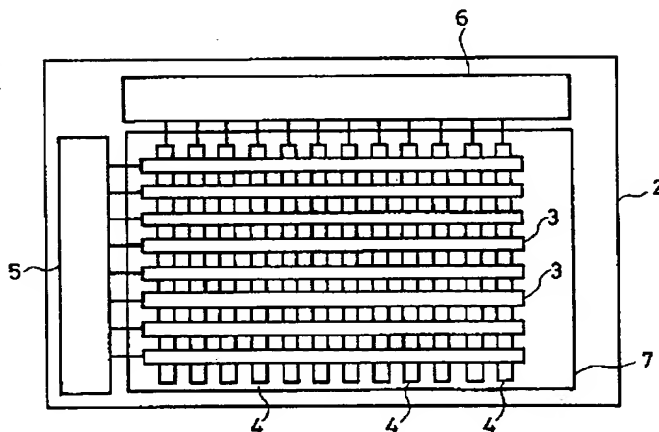
【図31】従来の液晶表示装置における、ビデオ信号線を太くした構成を示す説明図である。

【図32】従来の液晶表示装置における、基板端部の接続パッドの構成を示す説明図である。

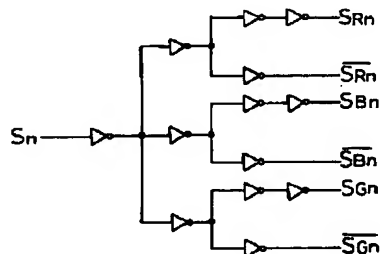
【符号の説明】

- 2 基板
- 9a... サンプリングスイッチ (回路部)
- 18... 分割ビデオ信号線
- 19 分割線用接続パッド
- 20... 分割スタート信号線
- S... シフトレジスタ回路 (回路部)
- 30 フレキシブル基板 (外部回路基板)

【図2】

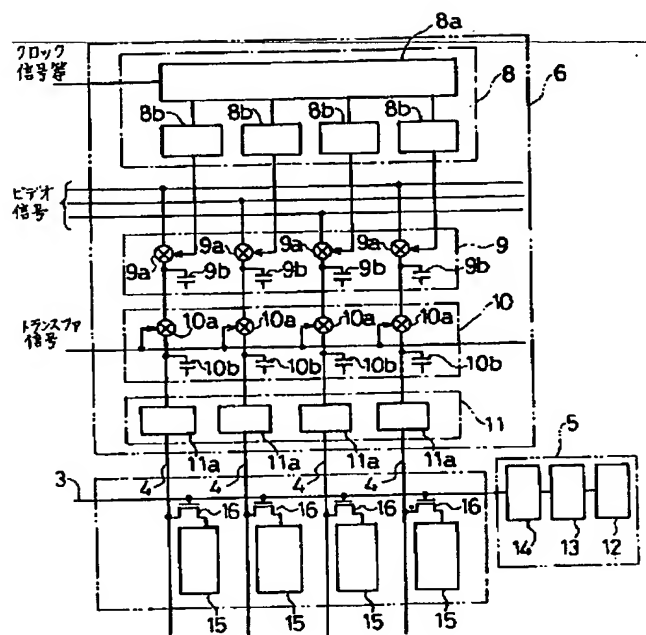


【図6】

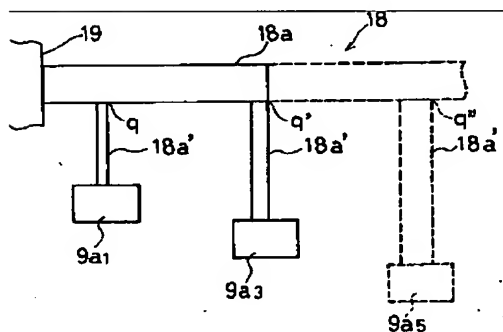


(10)

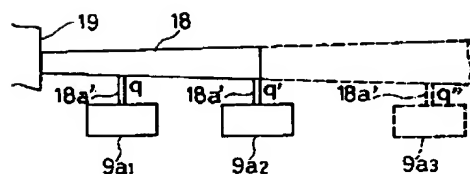
【図3】



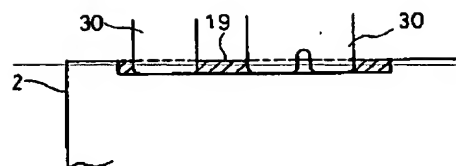
【図8】



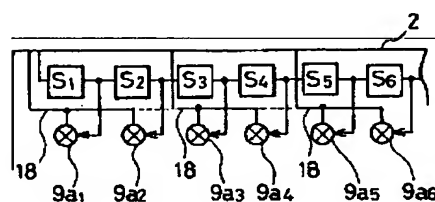
【図11】



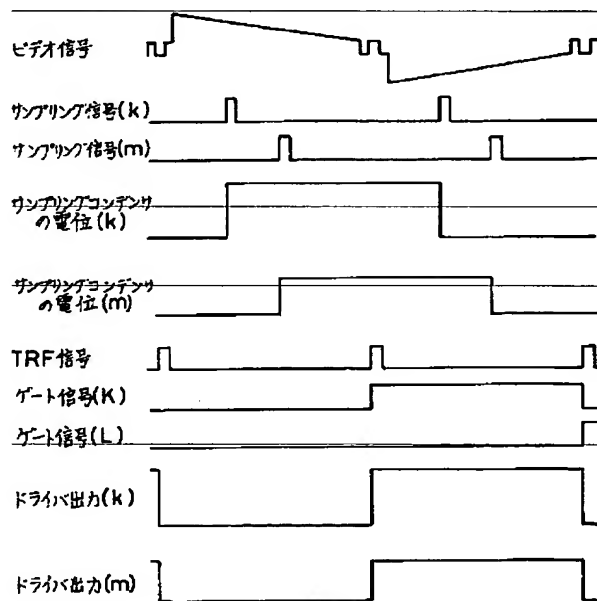
【図7】



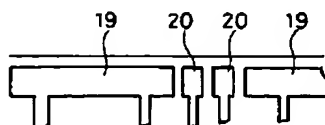
【図10】



【図9】

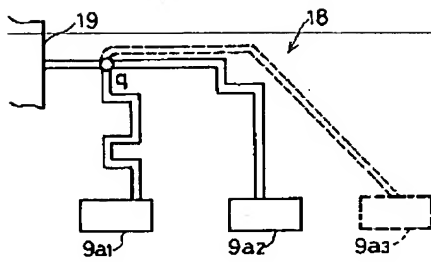


【図22】

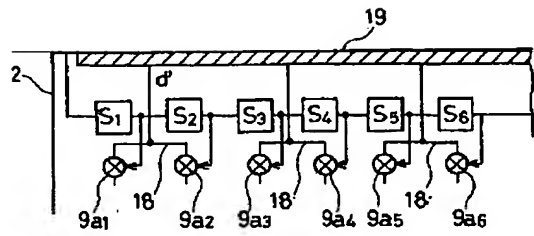


(11)

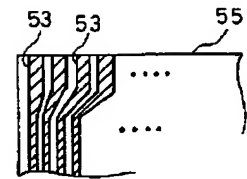
【図12】



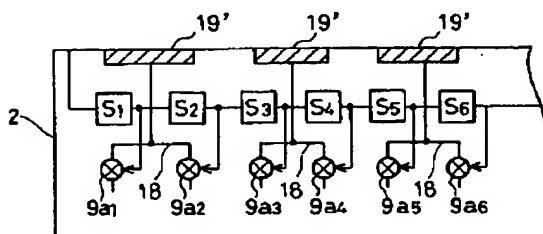
【図13】



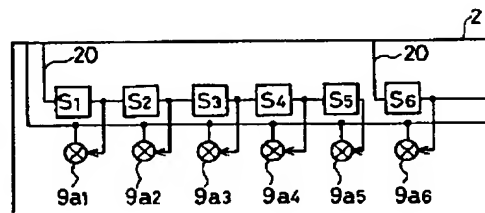
【図32】



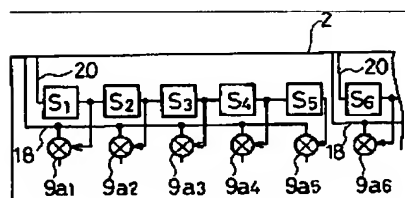
【図14】



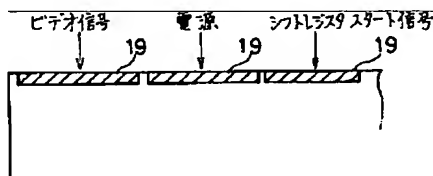
【図15】



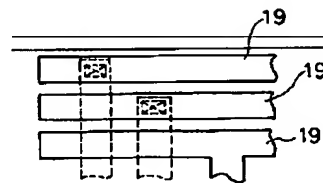
【図17】



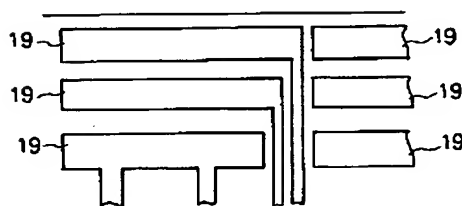
【図18】



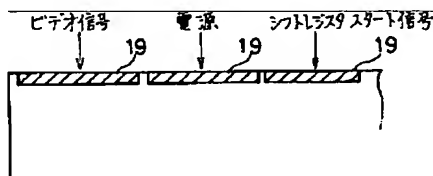
【図19】



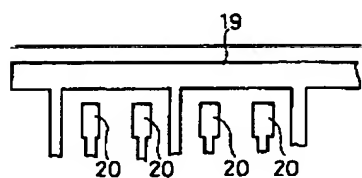
【図20】



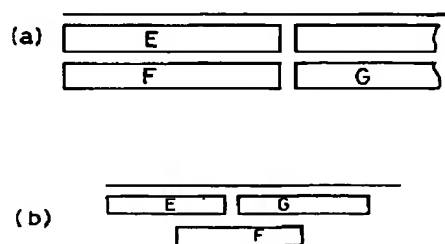
【図21】



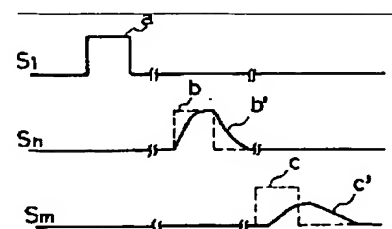
【図23】



【図24】

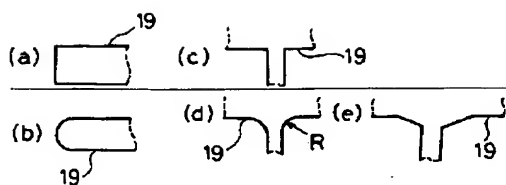


【図29】

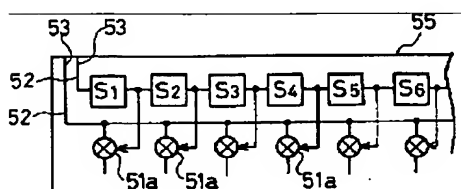


(12)

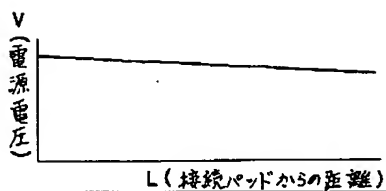
【図2-5】



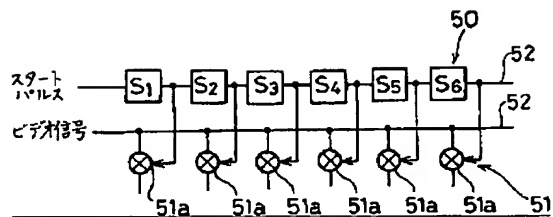
【図27】



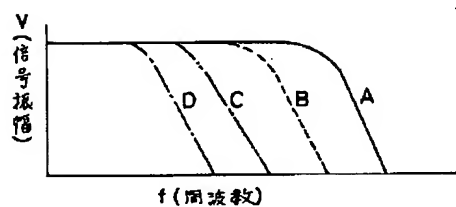
【図30】



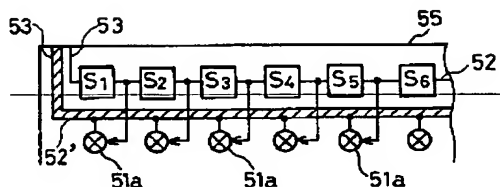
【図26】



【図28】



【図31】



【公報種別】特許法第17条の2の規定による補正の掲載  
【部門区分】第6部門第2区分  
【発行日】平成13年1月19日(2001. 1. 19)

【公開番号】特開平7-43736  
【公開日】平成7年2月14日(1995. 2. 14)  
【年通号数】公開特許公報7-438  
【出願番号】特願平5-186459  
【国際特許分類第7版】

G02F 1/1345  
G09F 9/30 343  
347

G09G 3/36

【FI】

G02F 1/1345  
G09F 9/30 343  
347  
G09G 3/36

【手続補正書】

【提出日】平成12年3月14日(2000. 3. 14)

【手続補正1】

【補正対象書類名】明細書

【補正対象項目名】特許請求の範囲

【補正方法】変更

【補正内容】

【特許請求の範囲】

【請求項1】能動素子を含む回路部が、画素駆動素子と同一基板上に形成されている画像表示装置において、上記回路部に入力する信号線、或いは電源線が複数に分割され、これら分割された信号線或いは電源線が、基板上に形成された外部回路基板との接続用端子に接続されていることを特徴とする画像表示装置。

【請求項2】能動素子を含む回路部が、画素駆動素子と同一基板上に形成されている画像表示装置において、上記回路部に入力する信号線、或いは電源線が接続される接続用端子は、基板端部に平行な方向の端子幅が、基板端部と直交する方向の端子幅より大きく形成されていることを特徴とする画像表示装置。

【請求項3】上記回路部に入力する信号線、或いは電源線が複数に分割されていることを特徴とする請求項2に記載の画像表示装置。

【請求項4】上記接続用端子が、基板の外周から内側方向へと層を成して配されていることを特徴とする請求項1乃至3に記載の画像表示装置。

【請求項5】能動素子を含む回路部が、画素駆動素子と同一基板上に形成されている画像表示装置において、上記回路部に入力する信号線、或いは電源線が、基板上に形成された外部回路基板との接続用端子に接続され、

上記回路部に入力する信号線、或いは電源線の線幅が、各入力部毎に異なって形成されていることを特徴とする画像表示装置。

【請求項6】上記信号線、或いは電源線における、上記接続用端子から回路部の各入力部までのインピーダンスの差のばらつきが、 $\pm 3.1\%$ より小さいことを特徴とする請求項5に記載の画像表示装置。

【請求項7】上記信号線、或いは電源線の線長の差のばらつきが、 $\pm 3.1\%$ より小さいことを特徴とする請求項5に記載の画像表示装置。

【請求項8】上記回路部に入力する信号線、或いは電源線が複数に分割されていることを特徴とする請求項5乃至7に記載の画像表示装置。

【手続補正2】

【補正対象書類名】明細書 2

【補正対象項目名】0015

【補正方法】変更

【補正内容】

【0015】

【課題を解決するための手段】本発明の画像表示装置は、上記課題を解決するために、能動素子を含む回路部が、画素駆動素子と同一基板上に形成されている画像表示装置において、上記回路部に入力する信号線、或いは電源線が複数に分割され、これら分割された信号線或いは電源線が、基板上に形成された外部回路基板との接続用端子に接続されていることを特徴としている。

【手続補正3】

【補正対象書類名】明細書

【補正対象項目名】0016

【補正方法】変更

(2)

3

【補正内容】

【0016】本発明の画像表示装置は、上記課題を解決するために、能動素子を含む回路部が、画素駆動素子と同一基板上に形成されている画像表示装置において、上記回路部に入力する信号線、或いは電源線が接続される接続用端子は、基板端部に平行な方向の端子幅が、基板端部と直交する方向の端子幅より大きく形成されていることを特徴としている。

【手続補正4】

【補正対象書類名】明細書

【補正対象項目名】0017

【補正方法】変更

【補正内容】

【0017】なお、このとき、上記回路部に入力する信号線、或いは電源線が複数に分割されていることを特徴としている。また、このとき、上記接続用端子が、基板の外周から内側方向へと層を成して配されていることを特徴としている。

【手続補正5】

【補正対象書類名】明細書

【補正対象項目名】0018

【補正方法】変更

【補正内容】

【0018】本発明の画像表示装置は、上記課題を解決するために、能動素子を含む回路部が、画素駆動素子と同一基板上に形成されている画像表示装置において、上記回路部に入力する信号線、或いは電源線が、基板上に形成された外部回路基板との接続用端子に接続され、上記回路部に入力する信号線、或いは電源線の線幅が、各入力部毎に異なって形成されていることを特徴としている。

【手続補正6】

【補正対象書類名】明細書

【補正対象項目名】0019

【補正方法】変更

【補正内容】

【0019】なお、このとき、上記信号線、或いは電源線における、上記接続用端子から回路部の各入力部までのインピーダンスの差のばらつきが、 $\pm 3.1\%$ より小さいことを特徴としている。また、このとき、上記信号線、或いは電源線の線長の差のばらつきが、 $\pm 3.1\%$ より小さいことを特徴としている。

【手続補正7】

【補正対象書類名】明細書

【補正対象項目名】0020

【補正方法】変更

【補正内容】

【0020】さらに、このとき、上記回路部に入力する信号線、或いは電源線が複数に分割されていることを特徴としている。

4

【手続補正8】

【補正対象書類名】明細書

【補正対象項目名】0021

【補正方法】変更

【補正内容】

【0021】

【作用】本発明によれば、信号線或いは電源線の線長が短くなり、配線抵抗が低くなるので、インピーダンスの増加が抑えられ、低インピーダンス化が図れる。即ち、例えばサンプリング回路部のビデオ信号線を分割して形成することで、信号入力端側の接続用端子にて示す信号の帯域特性が、信号出力端側にてほぼ維持されるようになり、この結果、画面の右端と左端とで、画質が異なるような事態は招来せず、均一な表示が可能となり、表示特性を向上できる。また、例えばサンプリング信号発生回路部のシフトレジスタ回路に入力するスタート信号線を分割して形成することで、サンプリング信号のズレを効果的に抑えることができるようになり、これによっても、表示特性を向上できる。

【手続補正9】

【補正対象書類名】明細書

【補正対象項目名】0022

【補正方法】変更

【補正内容】

【0022】また、本発明によれば、分割された信号線、或いは電源線が接続される上記接続用端子は、基板端部と平行に延びる横長の接続用端子となり、外部回路基板との接触面積が大きくなっている。したがって、信号線、或いは電源線を複数に分割した構成でも、外部回路基板との接続信頼性を低下させることなく、上記の構成を実現して、信号線、或いは電源線の低インピーダンス化を図ることを可能とし、効果的に、表示特性を向上できる。

【手続補正10】

【補正対象書類名】明細書

【補正対象項目名】0023

【補正方法】変更

【補正内容】

【0023】また、本発明によれば、基板端部の限られた面積を有効に利用して、信号線、或いは電源線の分割数を増やすことができ、その場合も、分割された信号線、或いは電源線が複雑に入り乱れることがない。この結果、上記の構成をより一層効果的に実現して、信号線、或いは電源線の低インピーダンス化を図ることを可能とし、表示特性を向上できる。

【手続補正11】

【補正対象書類名】明細書

【補正対象項目名】0024

【補正方法】変更

【補正内容】

50

(3)

5

【0024】さらに、本発明によれば、分割された信号線、或いは電源線における、上記接続用端子から回路部の各入力部までのインピーダンスの差のばらつきが、例えば、上記の構成のように、分割された信号線、或いは電源線の線幅を、各入力部毎に異ならせて形成すること、または、線長の差のばらつきを、 $\pm 3.1\%$ より小さくなるように形成することで、 $\pm 3.1\%$ より小さく設定されているので、インピーダンスの差のばらつきにて回路不動作等の事態が引き起こされることがなく、より一層の表示特性の向上が可能である。

【手続補正12】

【補正対象書類名】明細書

【補正対象項目名】0064

【補正方法】変更

【補正内容】

【0064】

【発明の効果】本発明の画像表示装置は、以上のように、上記回路部に入力する信号線、或いは電源線が複数に分割され、これら分割された信号線或いは電源線が、基板上に形成された外部回路基板との接続用端子に接続されている構成である。

【手続補正13】

【補正対象書類名】明細書

【補正対象項目名】0066

【補正方法】変更

【補正内容】

【0066】また、本発明の画像表示装置は、以上のように、上記回路部に入力する信号線、或いは電源線が接続される上記接続用端子は、基板端部に平行な方向の端子幅が、基板端部と直交する方向の端子幅より大きく形成されている構成である。

【手続補正14】

【補正対象書類名】明細書

【補正対象項目名】0067

【補正方法】変更

【補正内容】

【0067】これにより、上記回路部に入力する信号線、或いは電源線が接続される上記接続用端子は、基板端部と平行に延びる横長の接続用端子となり、外部回路基板との接触面積が大きくなる。したがって、信号線、或いは電源線を複数に分割した構成でも、外部回路基板との接続信頼性を低下させることなく、上記の構成を実現して、信号線、或いは電源線の低インピーダンス化を図ることを可能とし、より効果的に、表示特性を向上できるという効果を奏する。

【手続補正15】

【補正対象書類名】明細書

【補正対象項目名】0068

6

【補正方法】変更

【補正内容】

【0068】また、本発明の画像表示装置は、以上のように、上記の画像表示装置において、上記接続用端子が、基板の外周から内側方向へと層を成して配されている構成である。

【手続補正16】

【補正対象書類名】明細書

【補正対象項目名】0069

【補正方法】変更

【補正内容】

【0069】これにより、基板端部の限られた面積を有効に利用して、信号線、或いは電源線の分割数を増やすことができ、その場合も、分割された信号線、或いは電源線が複雑に入り乱れることがない。この結果、上記の構成をより一層効果的に実現して、信号線、或いは電源線の低インピーダンス化を図ることを可能とし、表示特性を向上できるという効果を奏する。

【手続補正17】

【補正対象書類名】明細書

【補正対象項目名】0070

【補正方法】変更

【補正内容】

【0070】また、本発明の画像表示装置は、以上のように、インピーダンスの差のばらつきを抑えるべく、上記分割された信号線、或いは電源線の線幅が、各入力部毎に異なって形成されている構成である。

【手続補正18】

【補正対象書類名】明細書

【補正対象項目名】0071

【補正方法】変更

【補正内容】

【0071】また、本発明の画像表示装置は、以上のように、上記分割された信号線、或いは電源線における、上記接続用端子から回路部の各入力部までのインピーダンスの差のばらつきが、 $\pm 3.1\%$ より小さい構成である。

【手続補正19】

【補正対象書類名】明細書

【補正対象項目名】0072

【補正方法】変更

【補正内容】

【0072】さらに、本発明の画像表示装置は、以上のように、上記の画像表示装置において、インピーダンスの差のばらつきを上記範囲に抑えるべく、上記分割された信号線、或いは電源線の線長の差のばらつきが、 $\pm 3.1\%$ より小さい構成である。